



标题	参考设计报告：使用InnoSwitch™3-AQ INN3977CQ设计的30W电源
规格	30VDC - 550VDC输入； 30VDC - 12V/0.85A； 60VDC - 12V/1.25A； 130-550VDC - 12V/2.5A输出
应用	汽车用宽输入电压范围
作者	应用工程部
文档编号	RDR-840Q
日期	2022年11月4日
修订版本	1.5

特色概述

- 宽输入电压范围：30 VDC至550 VDC
- InnoSwitch3-AQ - 业界首款具备隔离式、高安全等级的集成反馈功能的AC/DC芯片
- 内置同步整流，效率可达85%以上
- 具备次级侧控制的所有优势，同时初级侧调节极为简单
 - 性能不受变压器生产一致性的影响
 - 极快速动态响应与负载时序无关

专利信息

本文档中所介绍的产品和应用（包括产品之外的变压器结构和电路）可能包含一项或多项美国及国外专利，或正在申请的美国或国外专利。有关 Power Integrations 专利的完整列表，请参见 www.power.com。Power Integrations 按照在 <https://www.power.com/company/intellectual-property-licensing/>中所述规定，向客户授予特定专利权利的许可。

Power Integrations

5245 Hellyer Avenue, San Jose, CA 95138 USA.
电话: +1 408 414 9200 传真: +1 408 414 9201
www.power.com

目录	
1 简介	4
2 电源规格.....	5
3 电路原理图	6
3.1 SR FET版本.....	6
3.2 Qspeed二极管版本	7
4 电路描述.....	8
4.1 INN3977CQ IC初级.....	8
4.2 INN3977CQ IC次级.....	8
5 PCB布局	9
6 物料清单(BOM)	13
6.1 主板.....	13
6.2 机械件.....	14
7 变压器设计	15
7.1 电气原理图.....	15
7.2 电气规格.....	15
7.3 材料列表.....	15
7.4 变压器结构图.....	16
7.5 变压器构建说明.....	16
7.6 绕制图示.....	17
8 SR FET版本方案的性能数据	23
8.1 平均效率.....	23
8.1.1 30VDC, 12V 0.85A (10W).....	23
8.1.1.1 SR FET版本	23
8.1.1.2 Qspeed版本	23
8.1.2 60VDC, 12V 1.25A (15W).....	24
8.1.2.1 SR FET版本	24
8.1.2.2 Qspeed版本	24
8.1.3 130VDC, 12V 2.5A (30W).....	25
8.1.3.1 SR FET版本	25
8.1.3.2 Qspeed版本	25
8.1.4 400VDC, 12V 2.5A (30W).....	26
8.1.4.1 SR FET版本	26
8.1.4.2 Qspeed版本	26
8.1.5 550VDC, 12V 2.5A (30W).....	27
8.1.5.1 SR FET版本	27
8.1.5.2 Qspeed版本	27
8.2 效率相对于负载和输入电压的变化	28
8.2.1 SR FET版本	28
8.2.2 Qspeed版本	29
8.3 空载输入功率	30



8.4	负载和输入电压调整率.....	31
8.5	CV/CC.....	32
9	波形.....	33
9.1	开关波形.....	33
9.1.1	漏极电压和电流, 稳态.....	33
9.1.2	启动时的漏极电压和电流.....	35
9.1.3	SR FET波形, 稳态.....	37
9.1.4	启动时的SR FET波形.....	39
9.1.5	FWD引脚, 稳态.....	41
9.1.6	启动时的FWD引脚.....	43
9.1.7	输出电压和电流, 启动CR负载.....	45
9.2	输出纹波测量(SR FET).....	47
9.2.1	纹波测量方法.....	47
9.2.2	100%负载情况.....	48
9.2.3	75%负载情况.....	50
9.2.4	50%负载情况.....	52
9.2.5	25%负载情况.....	54
9.2.6	0%负载情况.....	56
9.3	输出纹波测量(Qspeed二极管).....	58
9.3.1	100%负载情况.....	58
9.3.2	75%负载情况.....	59
9.3.3	50%负载情况.....	60
9.3.4	25%负载情况.....	61
9.3.5	0%负载情况.....	62
9.4	输出负载瞬态.....	63
9.4.1	输出负载瞬态, 100%至50%负载.....	63
9.4.2	输出负载瞬态, 100%至0%负载.....	65
9.5	输出短路保护自动重新启动测试.....	67
10	温升性能(SR FET).....	69
10.1	INN3977CQ温升相对于输出功率的变化.....	71
12	温升性能(Qspeed二极管).....	72
13	-40°C和+85°C工作测试.....	74
15	版本历史.....	75

重要说明:

虽然本电路板的设计满足安全隔离要求, 但工程原型尚未获得机构认证。因此, 必须使用隔离变压器向原型板提供AC输入, 以执行所有测试。



1 简介

本文档是一份工程报告，介绍了一款采用Power Integrations的INN3977CQ设计的30VDC至550VDC输入、12V输出的30W电源。本文档包括电源规格参数、电路原理图、物料清单及基本性能数据。

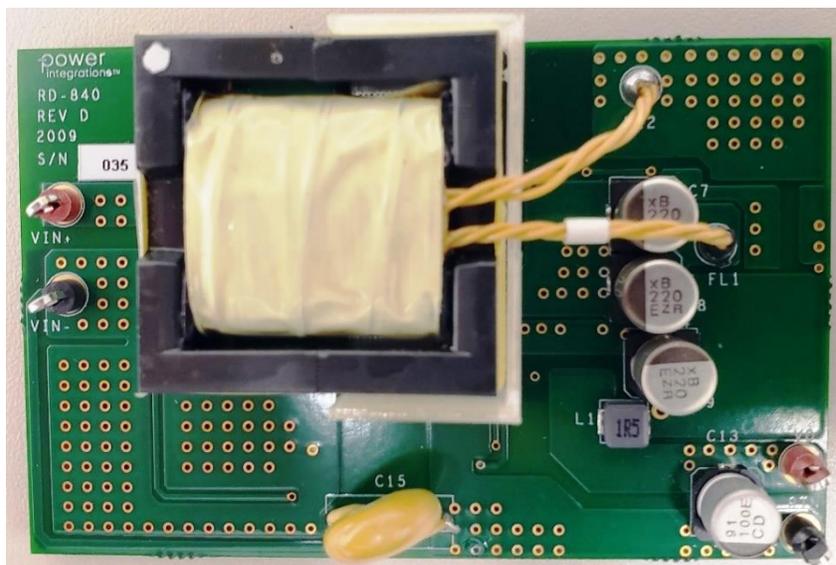


图1 - 装配后的电路板图片（顶视图）

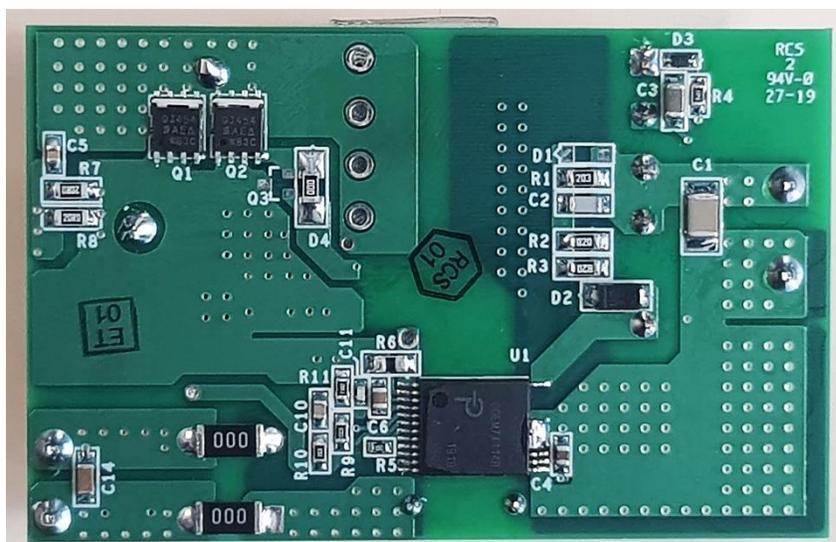


图2 - 装配后的电路板图片（底视图）

2 电源规格

下表所列为设计的最低可接受性能。实际性能可参考测量结果部分。

描述	符号	最小值	典型值	最大值	单位	备注
输入						
电压	V_{IN}	30	400	550	VDC	适合电动汽车应急电源。
空载输入功率(400VDC)				50	mW	@400VDC
输出						
输出电压	V_{OUT}		12		V	±5%
输出电流	I_{OUT}		2.33		A	
输出纹波电压	V_{RIPPLE}			240	mV	电路板上
总输出功率						
连续输出功率	P_{OUT}			30	W	V _{IN} 130VDC至550VDC
连续输出功率	P_{OUT}			15	W	V _{IN} 60VDC至130VDC
连续输出功率	P_{OUT}			10	W	V _{IN} 30VDC至60VDC
隔离		最低符合IEC 60664-1标准。 符合加强绝缘标准更佳				
环境温度	T_{AMB}	-40		85	°C	逆变器内部。



3.2 Qspeed 二极管版本

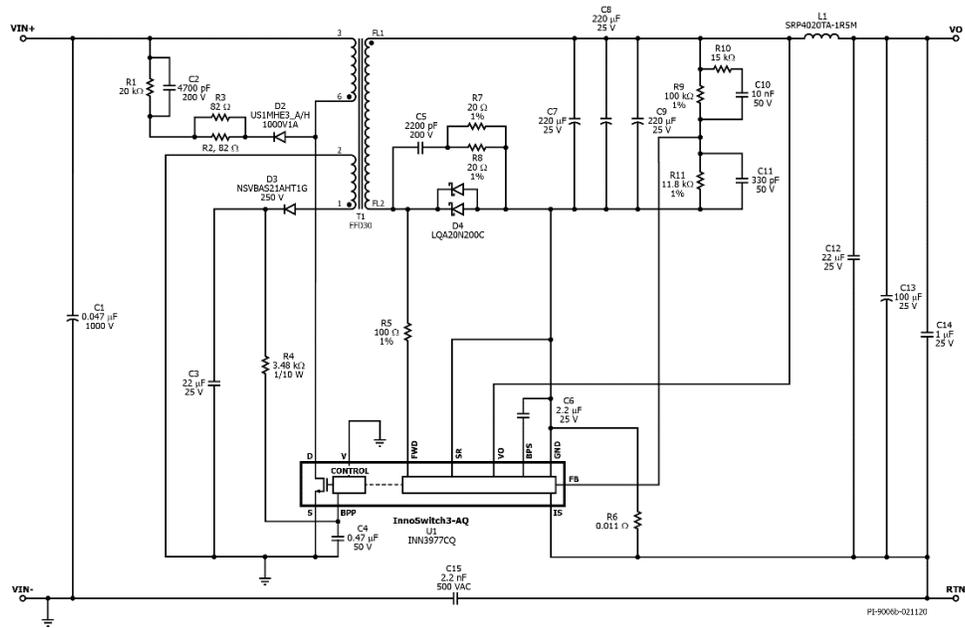


图4 - 具有Qspeed二极管的电路原理图

4 电路描述

4.1 INN3977CQ IC初级

变压器初级绕组一端连接到直流母线，另一端连接到LinkSwitch-INN3977CQ IC (U1)内集成的功率MOSFET。高压陶瓷电容C1用作直流输入电压的去耦电容，而由D2、R1、R2、R3和C2组成的低成本RCD钳位电路则限制由于变压器漏感的影响而产生的峰值漏极电压。电容C15 (Y电容)用于衰减输出端的高频共模噪声。

IC具有自启动功能，当首次直流输入电压上电时，它使用内部高压电流源对BPP引脚电容(C4)进行充电。在正常工作期间，初级侧控制从变压器的辅助绕组获得供电。其输出采用反激式绕组，由二极管D3和电容C3提供整流和滤波并经由电流限制电阻R4注入BPP引脚。

4.2 INN3977CQ IC次级

INN3977CQ IC的次级侧提供输出电压、输出电流检测并驱动提供同步整流的MOSFET。

对12V输出的输出整流由SR FET Q1和Q2提供。低ESR电容C7、C8、C9、C12、C13和输出电感L1提供滤波。陶瓷电容C15衰减输出端的高频噪声。由用于Q1和Q2的R7、R8和C5组成的RC缓冲器网络可抑制SR FET上的高频振荡，这种振荡产生自变压器绕组的漏感和次级走线的电感。Q1和Q2的栅极根据通过R5和IC的FWD引脚检测到的绕组电压进行导通。在连续导通模式下，功率MOSFET在次级侧向初级侧控制器请求新开关周期指令之前即会关断。在断续导通模式下，当MOSFET两端的电压降低于地电位时，MOSFET关断。对初级侧MOSFET的次级侧控制可确保它永不会与同步整流MOSFET同时导通。MOSFET驱动信号是SR引脚的输出。IC的次级侧可由次级绕组正向电压或输出电压自行供电。输出电压为器件供电，馈入VO引脚。它将通过内部稳压器对去耦电容C6充电。

电阻R9和R11形成分压器网络，可检测输出电压。INN3977CQ IC有一个1.265V的内部参考电压。电容C11对可影响电源工作状况的高频噪声提供去耦。C10和R10构成前馈网络，用于加快响应时间，降低输出纹波。输出电流由阈值约为35mV的R6进行检测，用以降低损耗。一旦超过这些电阻的电流流检测阈值，器件将调节开关脉冲数以维持固定的输出电流。

5 PCB布局

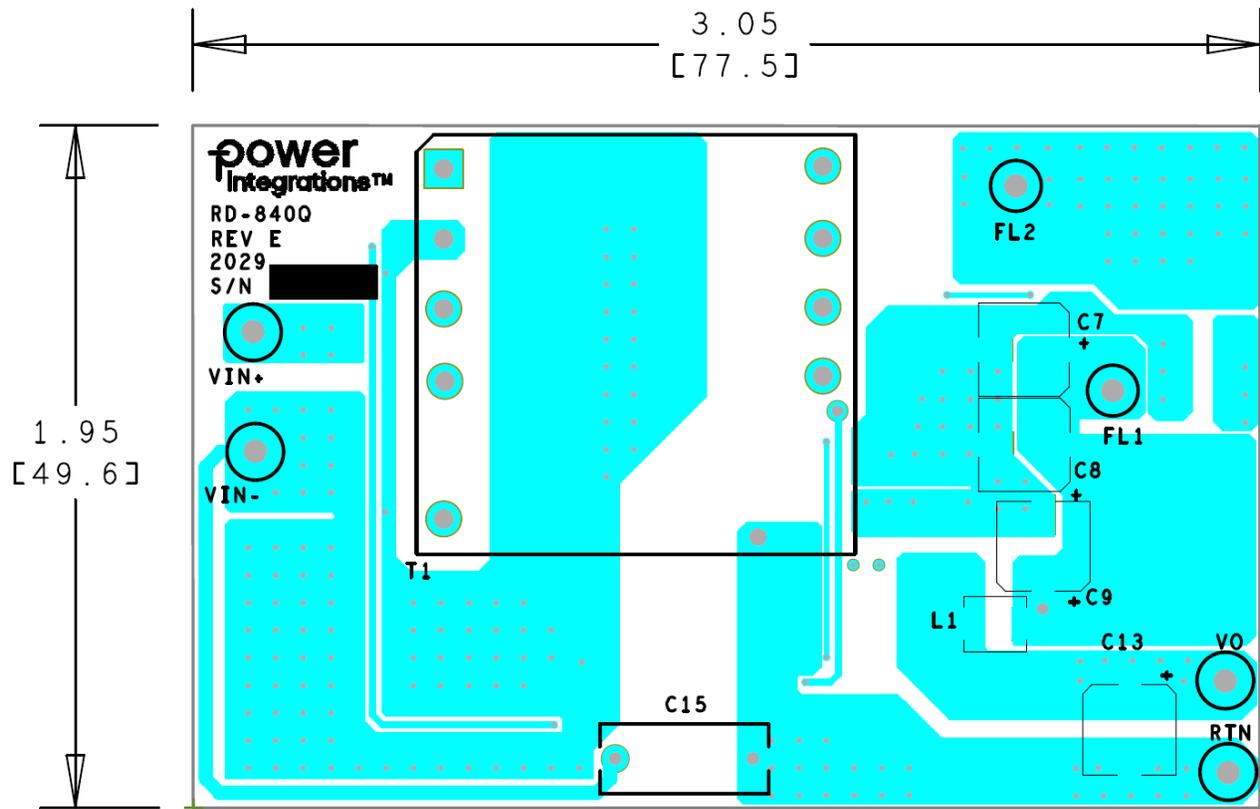


图5 - 印刷电路板布局 (顶面)

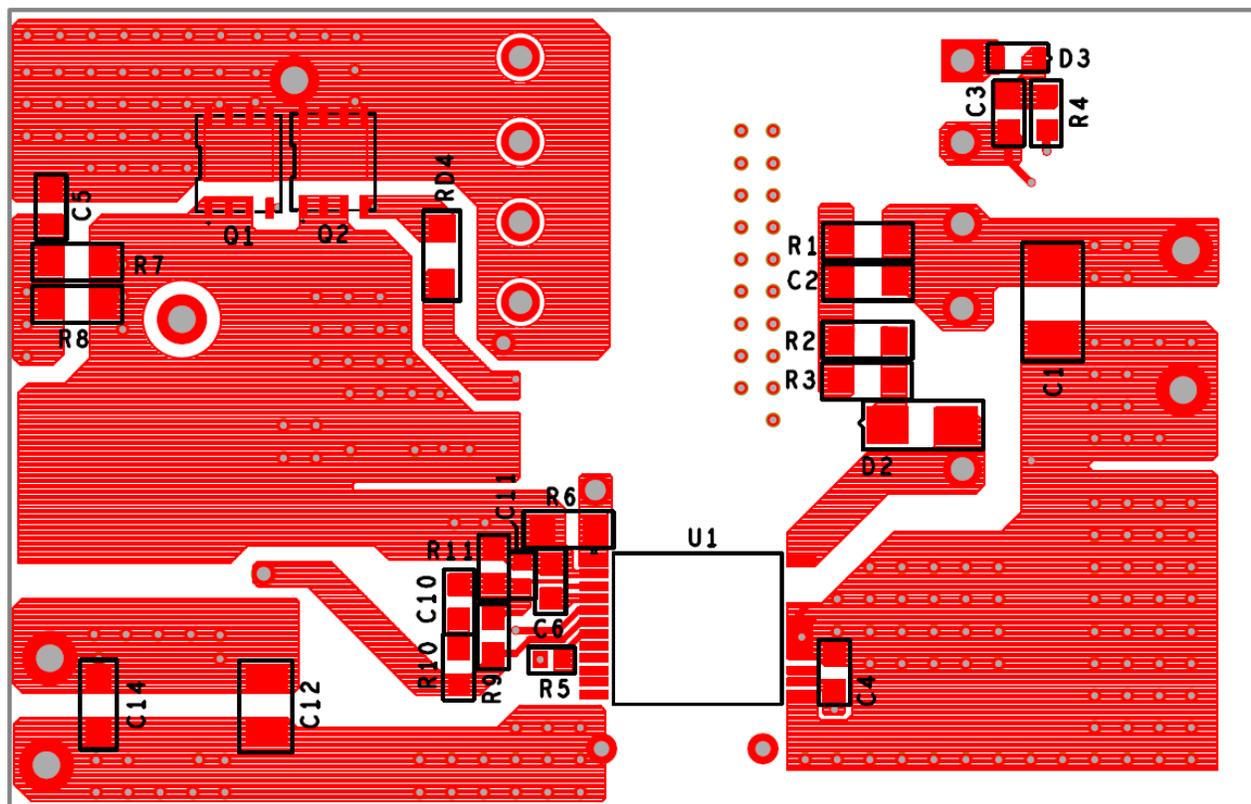


图6 - 印刷电路板布局 (底面)

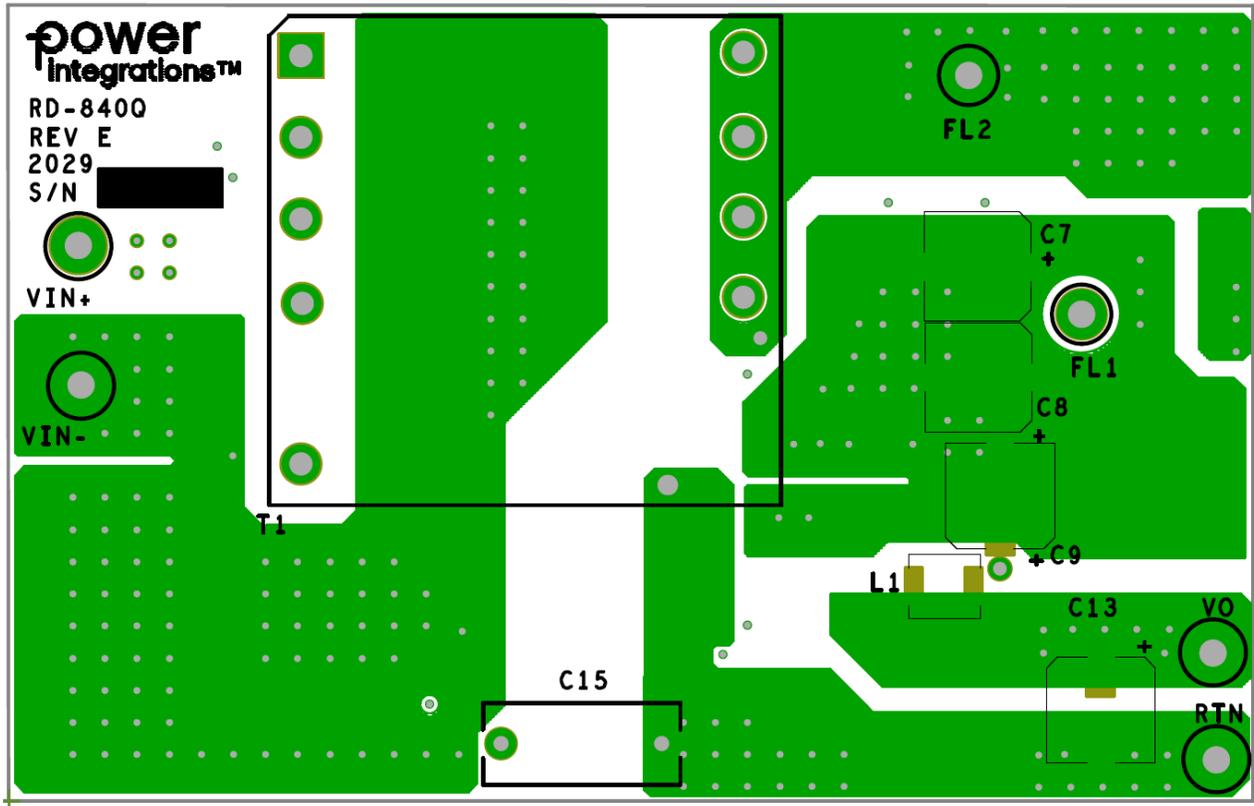


图7 - 印刷电路板布局（内层1）

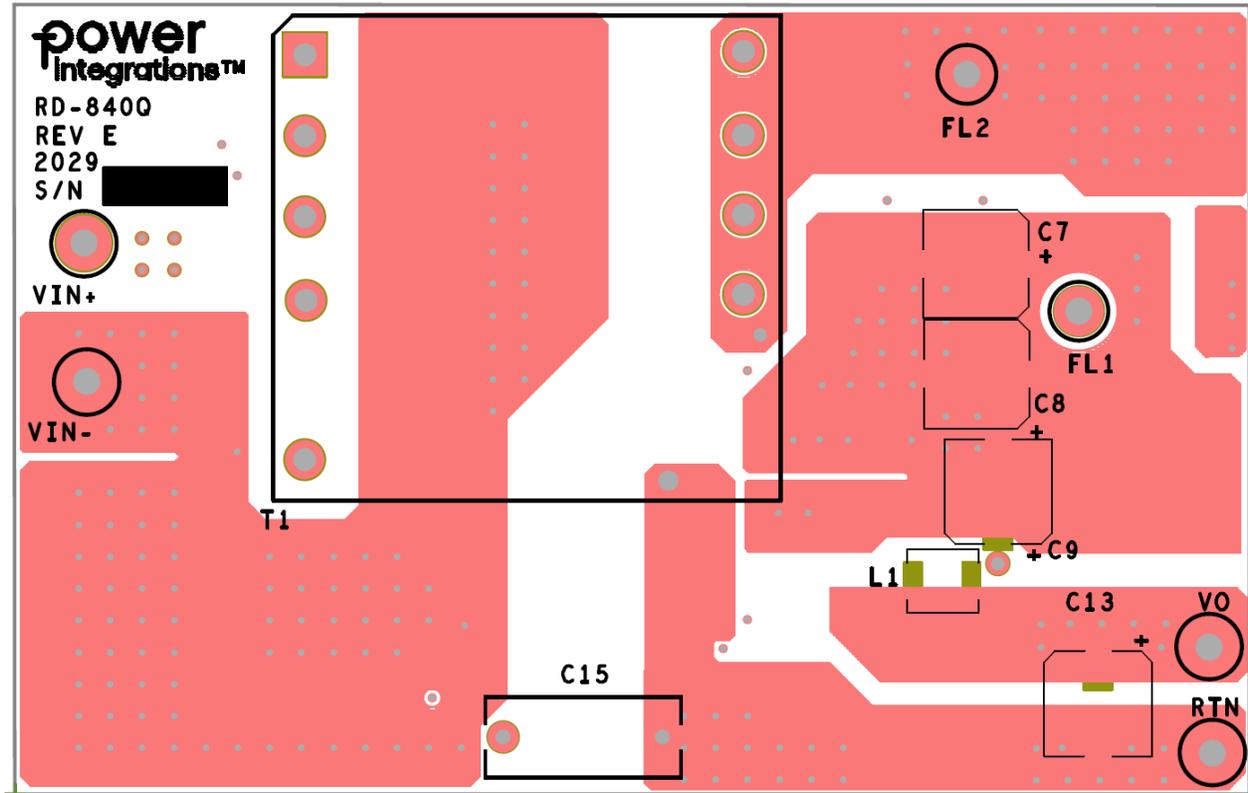


图8 - 印刷电路板布局（内层2）

6 物料清单(BOM)

6.1 主板

项	数量	参考标号	描述	生产商型号	生产商
1	1	C1	0.047 μ F, \pm 10%, 1000V (1kV), 陶瓷, X7R, 车规级, AEC-Q200, 1812	1812Y1K00473KST	Knowles Syfer
2	1	C2	4700pF \pm 5% 200V, 陶瓷COG, NPO 1206	CGJ5H3C0G2D472J115AA	TDK
3	1	C3	22 μ F, \pm 20%, 25V, 陶瓷, X5R, 车规级, AEC-Q200, 1206	12063D226MAT2A	AVX
4	1	C4	0.47 μ F, \pm 10%, 50V, 陶瓷, X7R, AEC-Q200, 车规级, 0805, -55 $^{\circ}$ C ~ 125 $^{\circ}$ C	CGA4J3X7R1H474K125AB	TDK
5	1	C5	2200pF, \pm 10%, 200V, 陶瓷, X7R, 车规级, AEC-Q200, 0805	08052C222K4T2A	AVX
6	1	C6	2.2 μ F, 25V, 陶瓷, X7R, 0805	C2012X7R1E225M	TDK
7	3	C7 C8 C9	220 μ F, 25V, 电解电容, 车规级, AEC-Q200, 0.260"长 x 0.260"宽(6.60mm x 6.60mm) x 0.315"高(8.00mm), SMD	EMZR250ARA221MF80G	United Chemi-Con
8	1	C10	10nF, 50V, 陶瓷, X7R, 车规级, AEC-Q200, 0805	C0805C103K5RACTU	Kemet
9	1	C11	330pF, \pm 5%, 50V, 陶瓷, COG, NPO, 车规级, AEC-Q200, 0603	C0603C331J5GACAUTO	KEMET
10	1	C12	22 μ F, 25V, 陶瓷, X7R, 1210	GRM32ER71E226KE15L	Murata
11	1	C13	100 μ F, \pm 20%, 25V, Z=320 m Ω , 电解电容, 车规级, AEC-Q200, 0.260"长 x 0.260"宽(6.60mm x 6.60mm) x 0.315"高(8.00mm), SMD	UCD1E101MCL1GS	Nichicon
12	1	C14	1 μ F, \pm 10%, 25V, X7R, 1206	C1206C105K3RACAUTO	Kemet
13	1	C15	CAP, CER, 2200pF, \pm 20%, 760VAC, 安全, 车规级, AEC-Q200, X1, Y1, 径向, 圆盘状	AY1222M47Y5UC63L0	Vishay
14	1	D2	通用二极管, 1000V, 1A, 车规级, AEC-Q101, DO214AC, DO-214AC (SMA)	US1MHE3_A/H	Vishay
15	1	D3	通用二极管, 250V, 200mA, 车规级, AEC-Q101, SC-76, SOD-323	NSVBAS21AHT1G	ON Semi
16	2	FL1 FL2	飞线, 孔径70密耳	不适用	不适用
17	1	L1	1.5 μ H, \pm 20%, 屏蔽, 线绕, 电感, 4.5A, 最大值42m Ω , 车规级, AEC-Q200, 2-SMD	SRP4020TA-1R5M	Bourns
18	2	Q1 Q2	MOSFET, N通道, 200V, 13A (Tc), 68W (Tc), 车规级, AEC-Q101, PowerPAK [®] SO-8, PowerPAK SO-8	SQJ454EP-T1_GE3	Vishay
19	1	R1	RES, 20k Ω , 5%, 1/4W, 车规级, AEC-Q200, 厚膜, 1206	ERJ-8GEYJ203V	Panasonic
20	2	R2 R3	RES, 82 Ω , 5%, 1/4W, 车规级, AEC-Q200, 厚膜, 1206	ERJ-8GEYJ820V	Panasonic
21	1	R4	RES, 3.48k Ω , 1%, 1/8W, 车规级, AEC-Q200, 厚膜, 0805	ERJ-6ENF3481V	Panasonic
22	1	R5	RES, SMD, 100 Ω , \pm 1%, 1/10W, \pm 100ppm/ $^{\circ}$ C, -55 $^{\circ}$ C ~ 155 $^{\circ}$ C, 0603, 耐湿, 厚膜	RC0603FR-07100RL	Yageo
23	1	R6	0.011 Ω , \pm 1%, \pm 75ppm/ $^{\circ}$ C, 1W, 1206, 车规级AEC-Q200, 电流检测, -55 $^{\circ}$ C ~ 155 $^{\circ}$ C	ERJ-8CWFR011V	Panasonic
24	2	R7 R8	RES, 20 Ω , 1%, 1/4W, 车规级, AEC-Q200, 厚膜, 1206	ERJ-8ENF20R0V	Panasonic
25	1	R9	RES, 100k Ω , 1%, 1/8W, 车规级, AEC-Q200, 厚膜, 0805	ERJ-6ENF1003V	Panasonic
26	1	R10	RES, 15k Ω , 5%, 1/8W, 车规级, AEC-Q200, 厚膜, 0805	ERJ-6GEYJ153V	Panasonic
27	1	R11	RES, 11.8k Ω , 1%, 1/8W, 车规级, AEC-Q200, 厚膜, 0805	ERJ-6ENF1182V	Panasonic
28	1	RD4	RES, 0 Ω , 5%, 1/4W, 厚膜, 1206	ERJ-8GEYOR00V	Panasonic
29	1	T1	骨架, EFD30, 水平, 12引脚 变压器	B66424-B1012-D1 POL-INN045	Epcos Premier Magnetics
30	1	U1	InnoSwitch3-AQ InSOP24D	INN3977CQ	Power Integrations

6.2 机械件

项	数量	参考标号	值	描述	生产商型号	生产商
31	2	RTN, VIN-	BLK	测试点, 黑色, 直插式安装	5011	Keystone
32	2	VIN+, VO	RED	测试点, 红色, 直插式安装	5010	Keystone

7 变压器设计

7.1 电气原理图

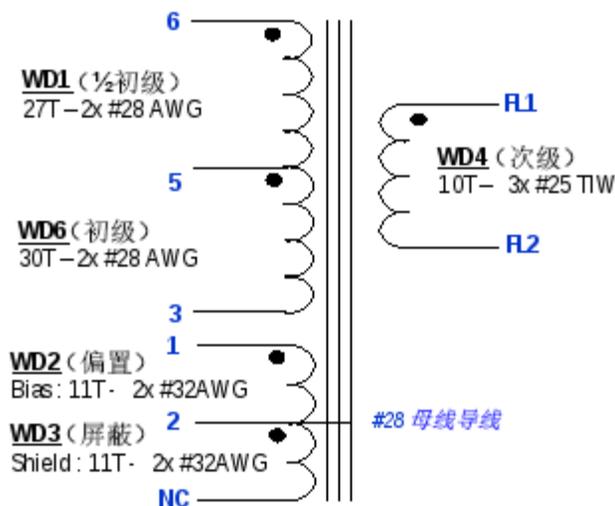


图9 - 变压器电气原理图

7.2 电气规格

参数	条件	规格
标称初级电感量	在1V pk-pk、100kHz开关频率、引脚3和引脚6之间且所有其他绕组均开路的情况下测量。	950 μ H \pm 5%
谐振频率	在引脚3和引脚6之间，且其他绕组开路	1,100 kHz (最小值)
初级漏感	在引脚3和引脚6之间，且引脚FL1-FL2短路	4.5 μ H (最大值)

7.3 材料列表

项	描述
[1]	磁芯: Ferroxcube-EFD30-3F3, PI编号: 99-00068-00。
[2]	骨架: EFD30-Hor-12引脚(6/6), 通孔: PI编号: 25-00026-00。
[3]	盖子: PI编号: 61-00267-00。
[4]	漆包线: #28 AWG, 双涂层。
[5]	漆包线: #32 AWG, 双涂层。
[6]	漆包线: #25 AWG, 三层绝缘线。
[7]	母线导线: #28 AWG, Alpha线, 镀锡铜。
[8]	胶带: 3M 13450-F, 聚酯薄膜, 1 mil厚, 20.4mm宽。
[9]	环氧树脂: Devcon, 5分钟环氧树脂, 生产厂商编号: 14270; 或同等材料。
[10]	清漆: Dolph BC-359。

7.4 变压器结构图

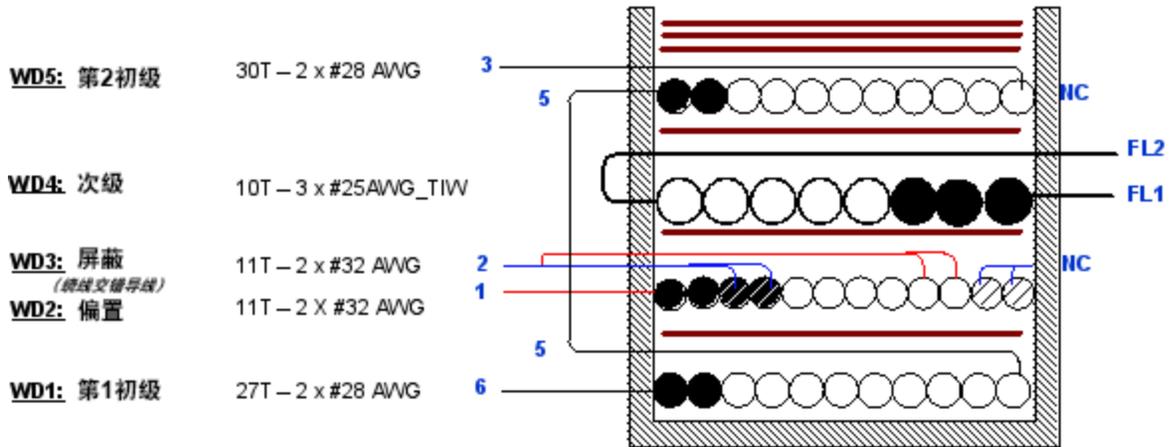
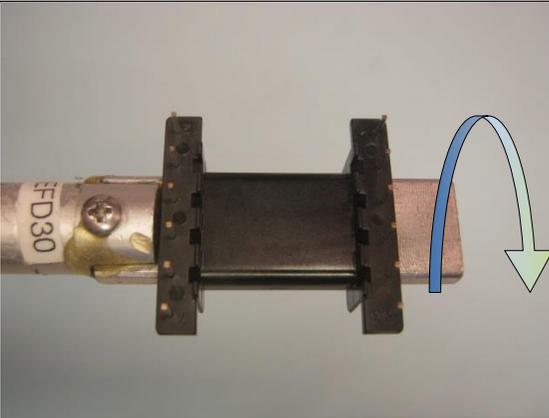
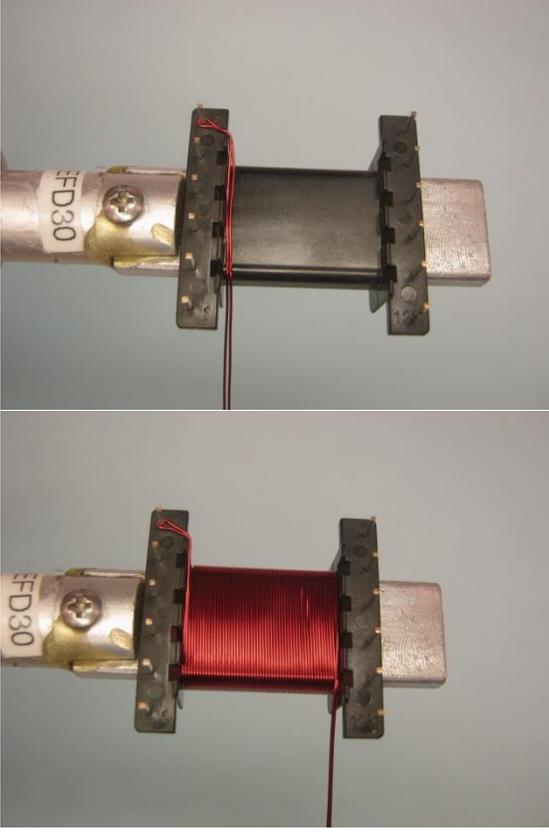


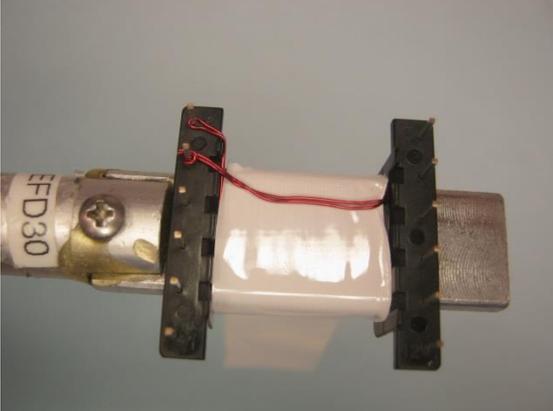
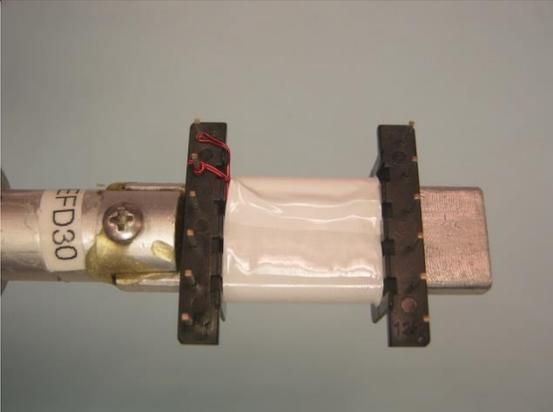
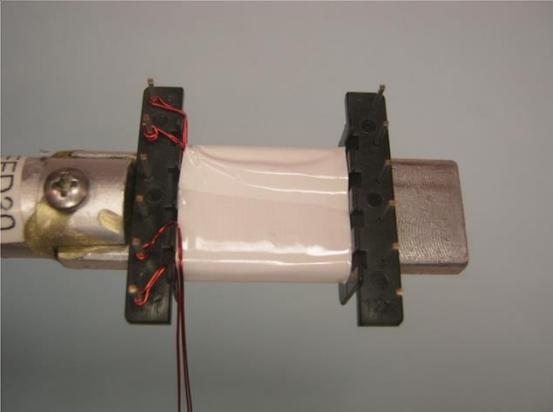
图10 - 变压器结构图

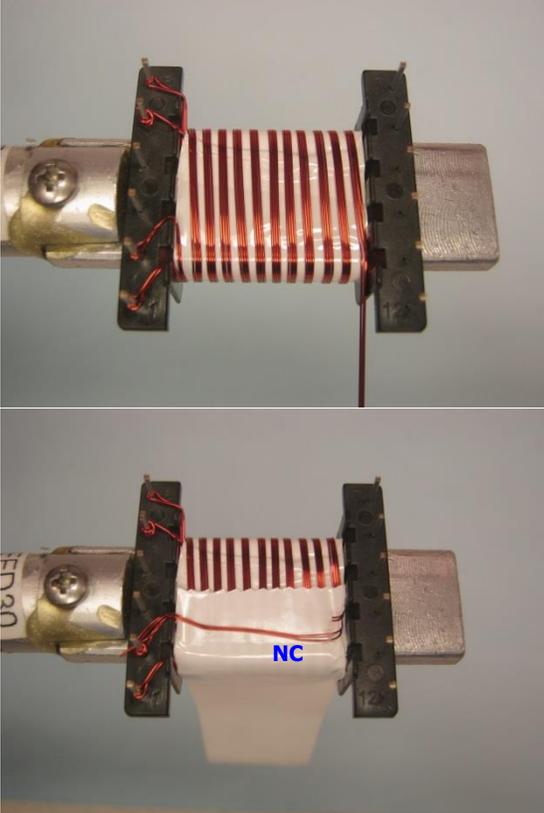
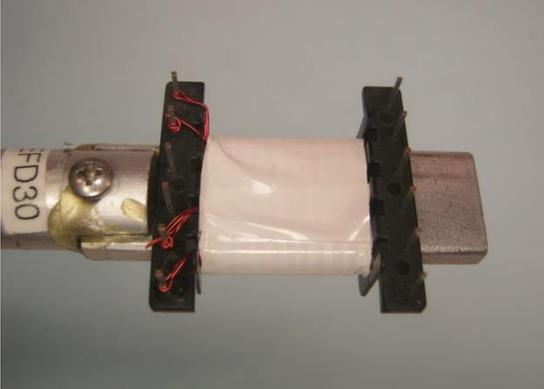
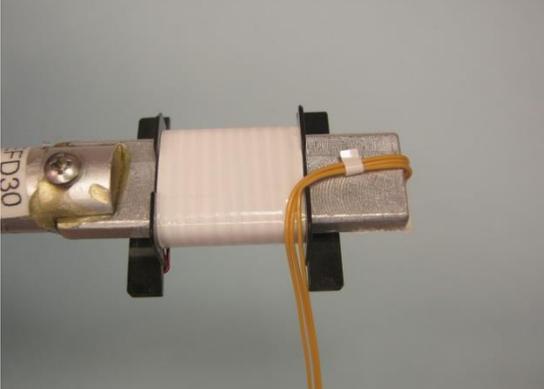
7.5 变压器构建说明

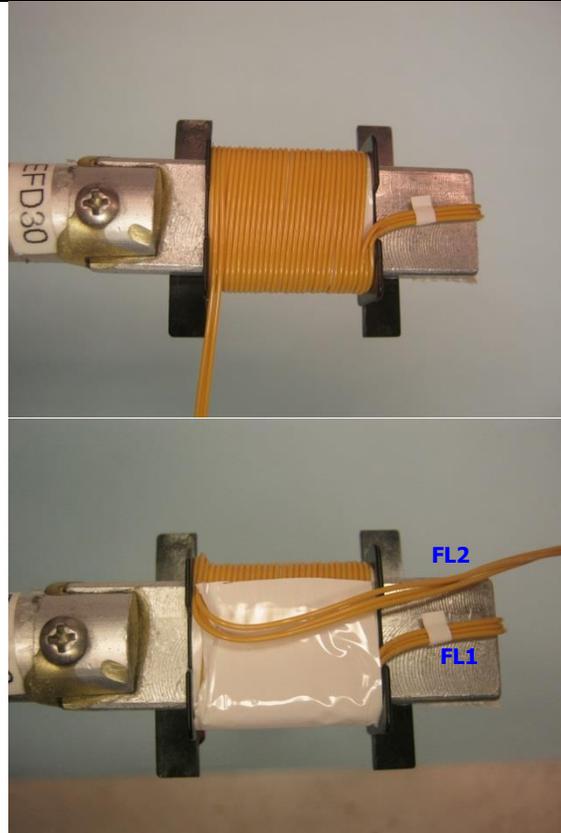
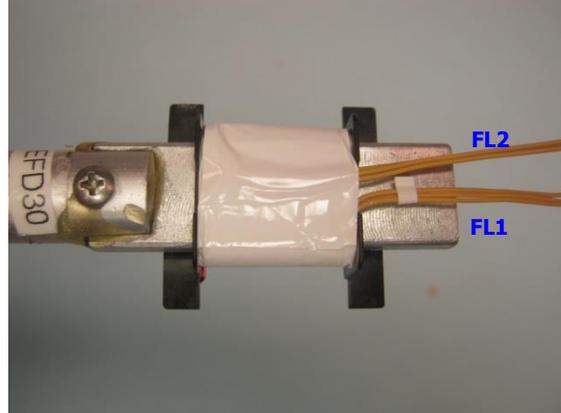
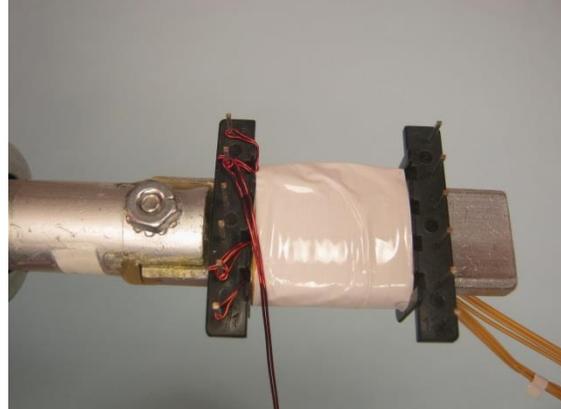
绕组准备	将骨架（项[2]）放在绕线轴上，使骨架的初级侧位于左侧。 绕线方向以顺时针方向为正向。
WD1 第1个初级绕组	从引脚6开始，在第一层从左到右以双线紧紧缠绕27圈导线（项[4]）。在最后一圈，将导线穿过左侧，在引脚5处端接。
绝缘	1层胶带（项[8]）。
WD2: 偏置 & WD3: 屏蔽	使用2根导线（项[5]）从引脚1开始绕制偏置绕组，再使用2根相同的导线（项[5]）从引脚2开始绕制屏蔽绕组。将这4根导线平行缠绕，在第11圈时： <ul style="list-style-type: none"> - 将偏置绕组的2根导线缠绕到左侧，并在引脚2处端接， - 将屏蔽绕组的2根导线剪短，作为无连接。
绝缘	1层胶带（项[8]）。
WD4 次级	从骨架顶部次级侧的右侧开槽开始，用3根导线（项[6]），留下约50.0mm的悬空长度，标记为FL1。在第一层从右向左缠绕10圈，最后一圈回到右侧，也留下约50.0mm的悬空长度，标记为FL2。
绝缘	1层胶带（项[8]）。
WD5 第2个初级绕组	从引脚5开始，以三股导线（项[4]）从左向右缠绕27圈，完成第1层。继续从右到左再缠绕3圈绕制第2层，在引脚3处端接。
绝缘	用2层胶带（项[8]）固定绕组。
完成	磁芯开气隙，使感量达到950uH。 取70mm的母线导线（项[7]），将其焊接到引脚2，然后沿着两半磁芯倾斜，并用胶带固定。 移除所有次级引脚，并剪断引脚5。 使用材料项[11]浸漆。 将2粒环氧树脂微珠（项[9]）分别放置在盖子（项[3]）内侧的左右两侧。 将变压器的次级侧插入盖（项[3]）内。

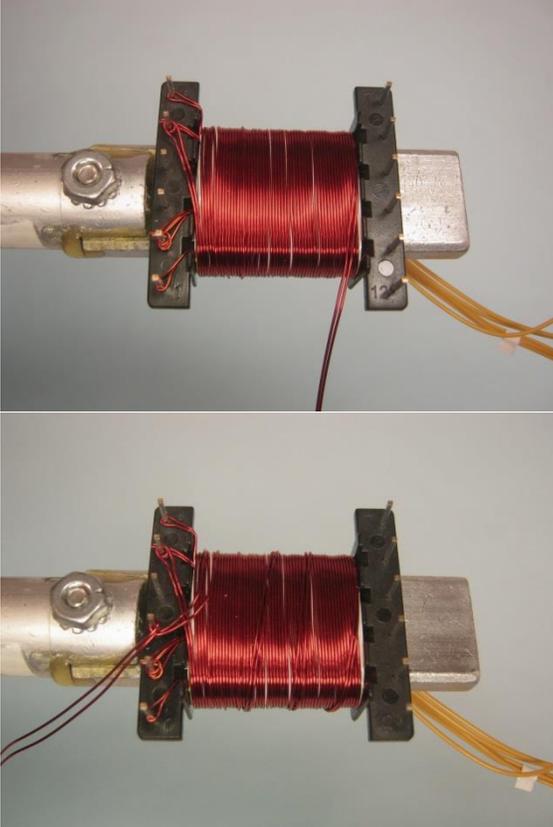
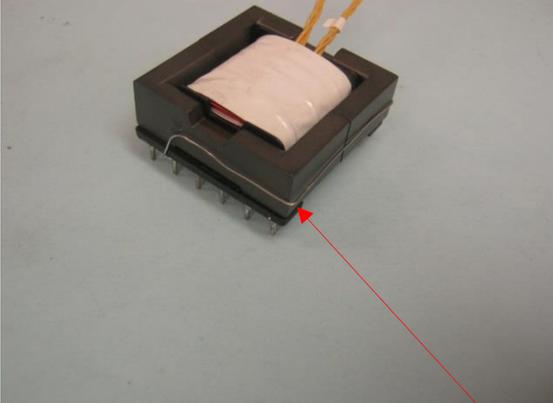
7.6 绕制图示

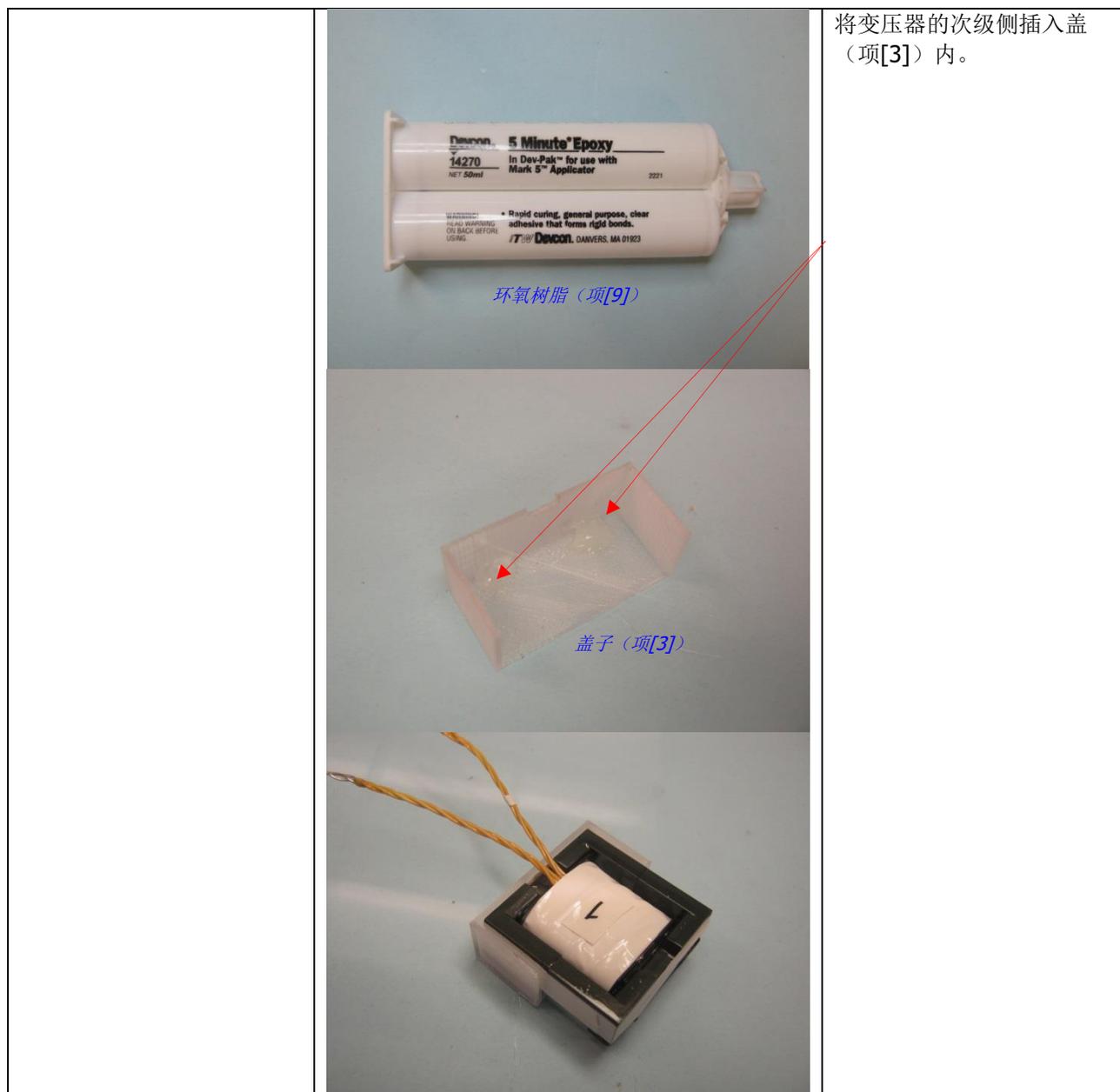
<p>绕组准备</p>		<p>将骨架（项[2]）放在绕线轴上，使骨架的初级侧位于左侧。 绕线方向以顺时针方向为正向。</p>
<p>WD1 第1个初级绕组</p>		<p>从引脚6开始，在第一层从左到右以双线紧紧缠绕27圈导线（项[4]）。在最后一圈，将导线穿过左侧，在引脚5处端接。</p>

		
<p>绝缘</p>		<p>1层胶带（项[8]）。</p>
<p>WD2: 偏置 & WD3: 屏蔽</p>		<p>使用2根导线（项[5]）从引脚1开始绕制偏置绕组，再使用2根相同的导线（项[5]）从引脚2开始绕制屏蔽绕组。将这4根导线平行缠绕，在第11圈时：</p> <ul style="list-style-type: none"> - 将偏置绕组的2根导线缠绕到左侧，并在引脚2处端接， - 将屏蔽绕组的2根导线剪短，作为无连接。

		
<p>绝缘</p>		<p>1层胶带（项[8]）。</p>
<p>WD4 次级</p>		<p>从骨架顶部次级侧的右侧开槽开始，用3根导线（项[6]），留下约50.0mm的悬空长度，标记为FL1。在第一层从右向左缠绕10圈，最后一圈回到右侧，也留下约50.0mm的悬空长度，标记为FL2。</p>

		
<p>绝缘</p>		<p>1层胶带（项[8]）。</p>
<p>WD5 第2个初级绕组</p>		<p>从引脚5开始，以三股导线（项[4]）从左向右缠绕27圈，完成第1层。继续从右到左再缠绕3圈绕制第2层，在引脚3处端接。</p>

		
绝缘		用2层胶带（项[8]）固定绕组。
完成		<p>磁芯开气隙，使感量达到950uH。</p> <p>取70mm的母线导线（项[7]），将其焊接到引脚2，然后沿着两半磁芯倾斜，并用胶带固定。</p> <p>移除所有次级引脚，并剪断引脚5。</p> <p>使用材料项[11]浸漆。</p> <p>将2粒环氧树脂微珠（项[9]）分别放置在盖子（项[3]）内侧的左右两侧。</p>



8 SR FET版本方案的性能数据

所有测量均在室温下进行。在PCB输出端进行测量。

8.1 平均效率

8.1.1 30VDC, 12V 0.85A (10W)

8.1.1.1 SR FET版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.50	848.56	87.71
75%	11.60	636.59	87.93
50%	11.70	424.63	87.12
25%	11.84	212.31	84.49
10%	11.92	85.06	76.28
		平均	86.81

8.1.1.2 Qspeed版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.58	849.25	83.71
75%	11.68	635.63	83.96
50%	11.78	423.25	82.97
25%	11.91	209.63	79.90
10%	11.99	82.13	71.46
		平均	82.64

8.1.2 60VDC, 12V 1.25A (15W)

8.1.2.1 SR FET版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.79	1241.88	89.97
75%	11.81	929.38	90.48
50%	11.98	619.06	89.33
25%	11.96	305.94	87.86
10%	11.93	120.00	79.64
		平均	89.40

8.1.2.2 Qspeed版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.84	1250.25	85.65
75%	11.85	936.38	85.66
50%	12.01	623.88	84.86
25%	12.01	310.00	83.35
10%	11.99	122.13	76.00
		平均	84.88

8.1.3 130VDC, 12V 2.5A (30W)

8.1.3.1 SR FET版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.74	2498.75	88.56
75%	11.92	1873.75	90.63
50%	12.01	1250.00	90.36
25%	12.01	624.06	87.22
10%	11.95	250.00	82.59
		平均	89.19

8.1.3.2 Qspeed版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.77	2504.25	86.14
75%	11.94	1877.50	86.41
50%	12.05	1250.25	87.11
25%	12.04	623.88	84.63
10%	12.01	247.38	80.06
		平均	86.07

8.1.4 400VDC, 12V 2.5A (30W)

8.1.4.1 SR FET版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.98	2498.75	87.38
75%	12.08	1873.44	87.73
50%	12.07	1250.31	87.13
25%	12.02	624.69	83.36
10%	11.96	250.00	78.25
		平均	86.40

8.1.4.2 Qspeed版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.99	2504.25	87.69
75%	12.04	1877.50	83.91
50%	12.08	1250.25	83.73
25%	12.07	623.88	80.25
10%	12.01	247.38	73.92
		平均	83.89

8.1.5 550VDC, 12V 2.5A (30W)

8.1.5.1 SR FET版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.97	2504.38	86.30
75%	12.09	1877.50	84.98
50%	12.08	1250.38	83.51
25%	12.04	623.75	79.15
10%	11.99	247.38	72.54
		平均	83.49

8.1.5.2 Qspeed版本

负载	V _{OUT} (V)	I _{OUT} (mA)	效率 (%)
100%	11.94	2504.25	81.99
75%	12.09	1877.63	83.83
50%	12.09	1250.25	81.33
25%	12.06	623.75	78.06
10%	12.02	247.38	69.62
		平均	81.30

8.2 效率相对于负载和输入电压的变化

在额定负载的0%至100%下进行测量。

8.2.1 SR FET版本

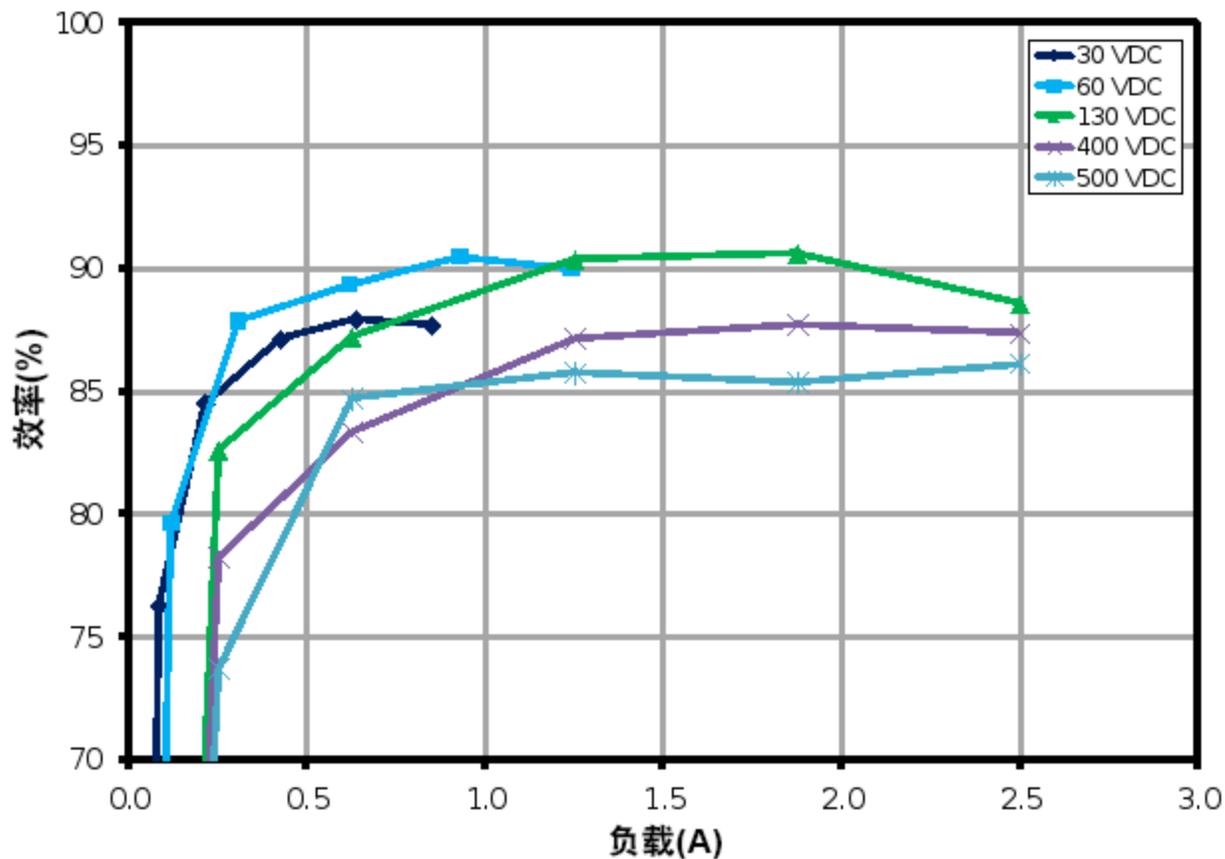


图11 - 效率相对于负载和输入电压的变化(VDC), 室温 - SR FET版本

8.2.2 Qspeed版本

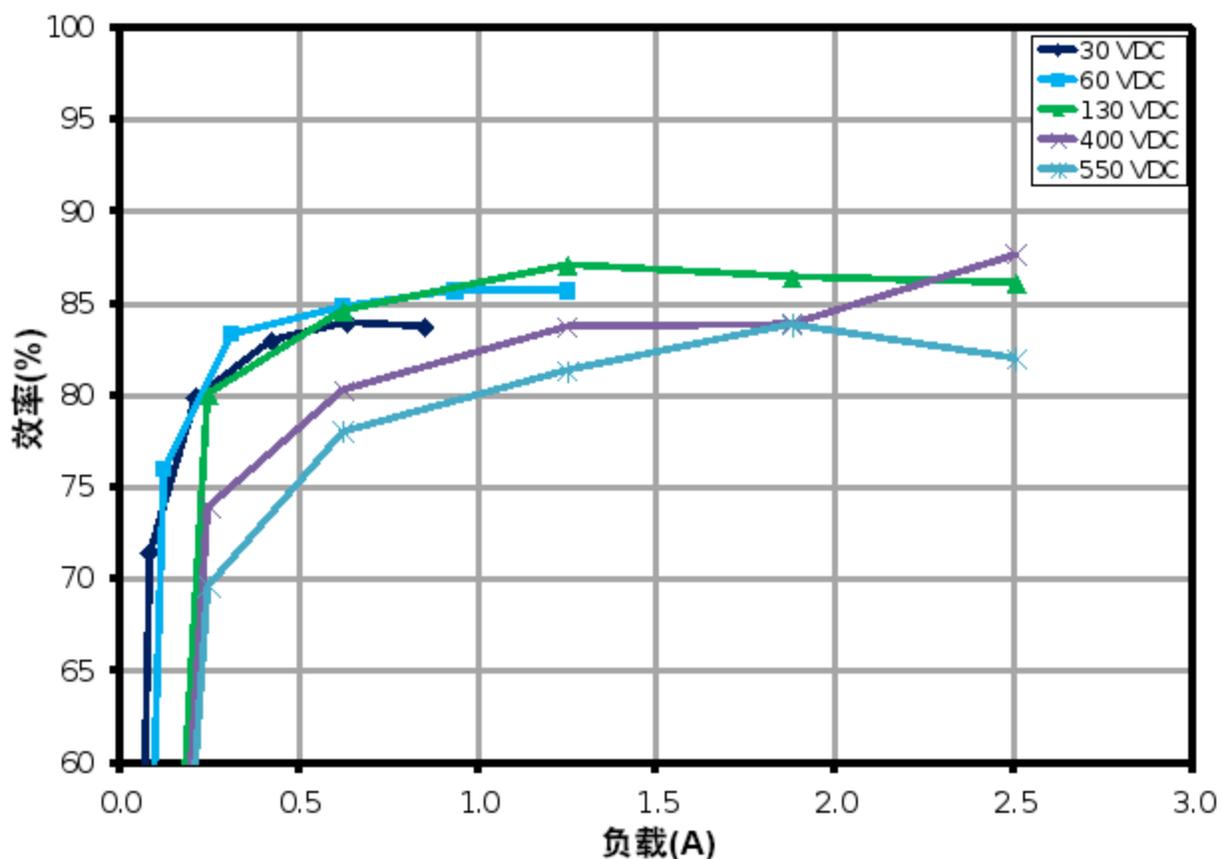


图12 - 效率相对于负载和输入电压的变化(VDC), 室温 - Qspeed版本

8.3 空载输入功率

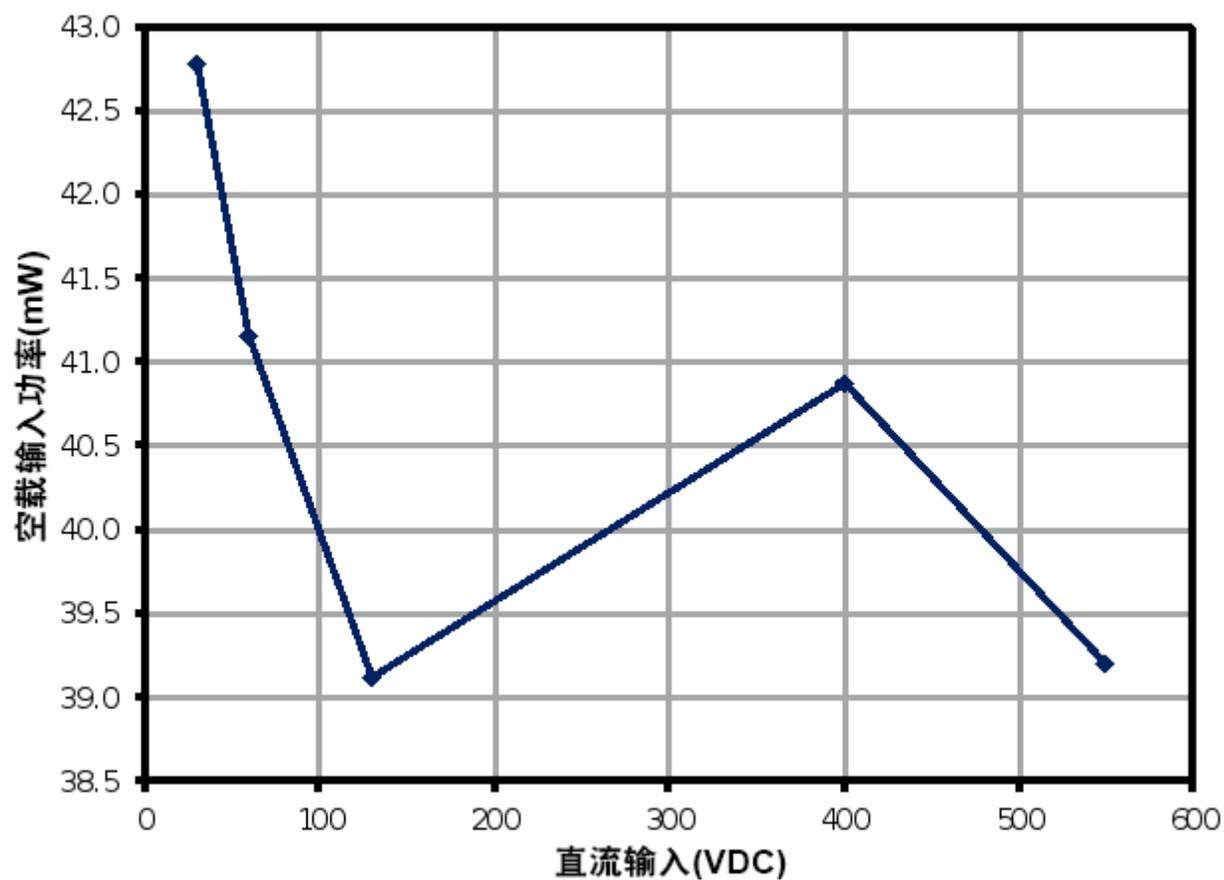


图13 - 空载输入功率，室温

8.4 负载和输入电压调整率

在额定负载的0%至100%下进行测量。

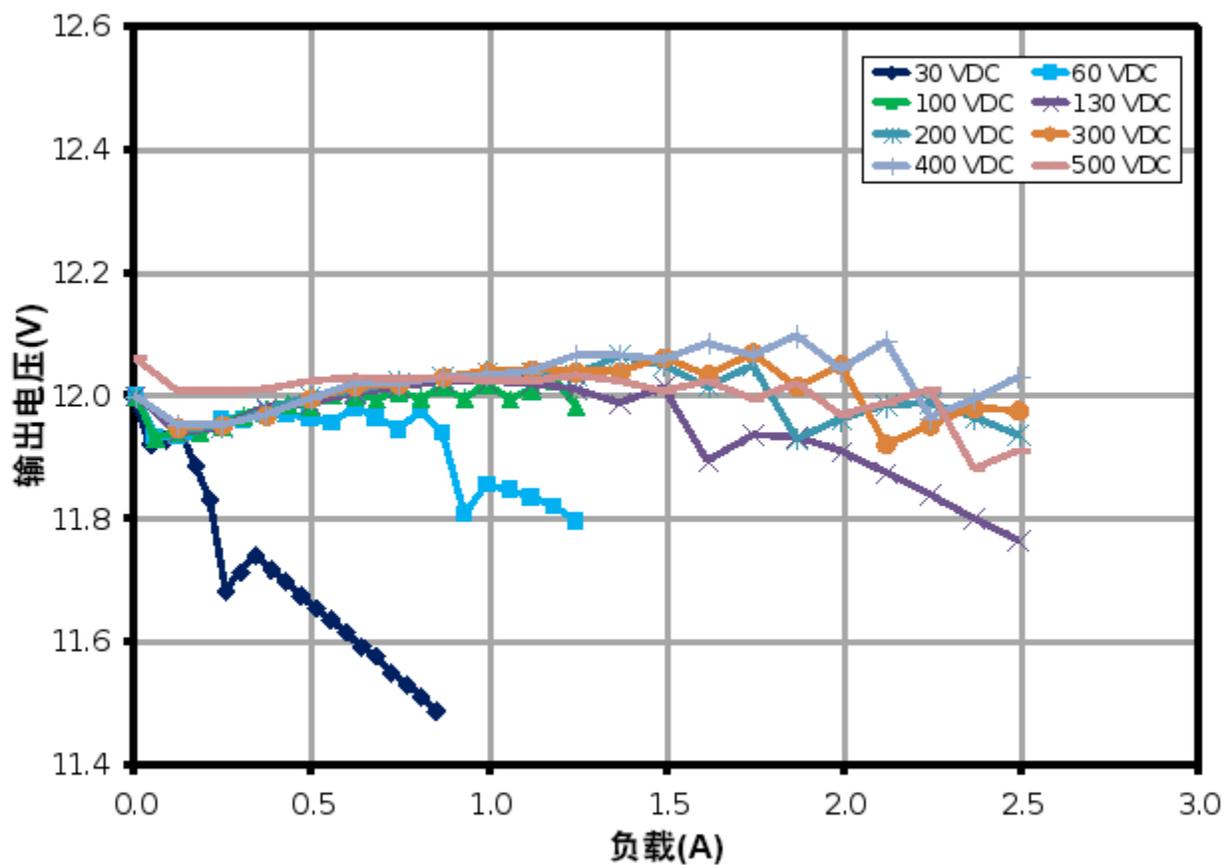


图14 - 输出电压相对于输出电流和输入电压(VDC)的变化, 室温

8.5 CV/CC

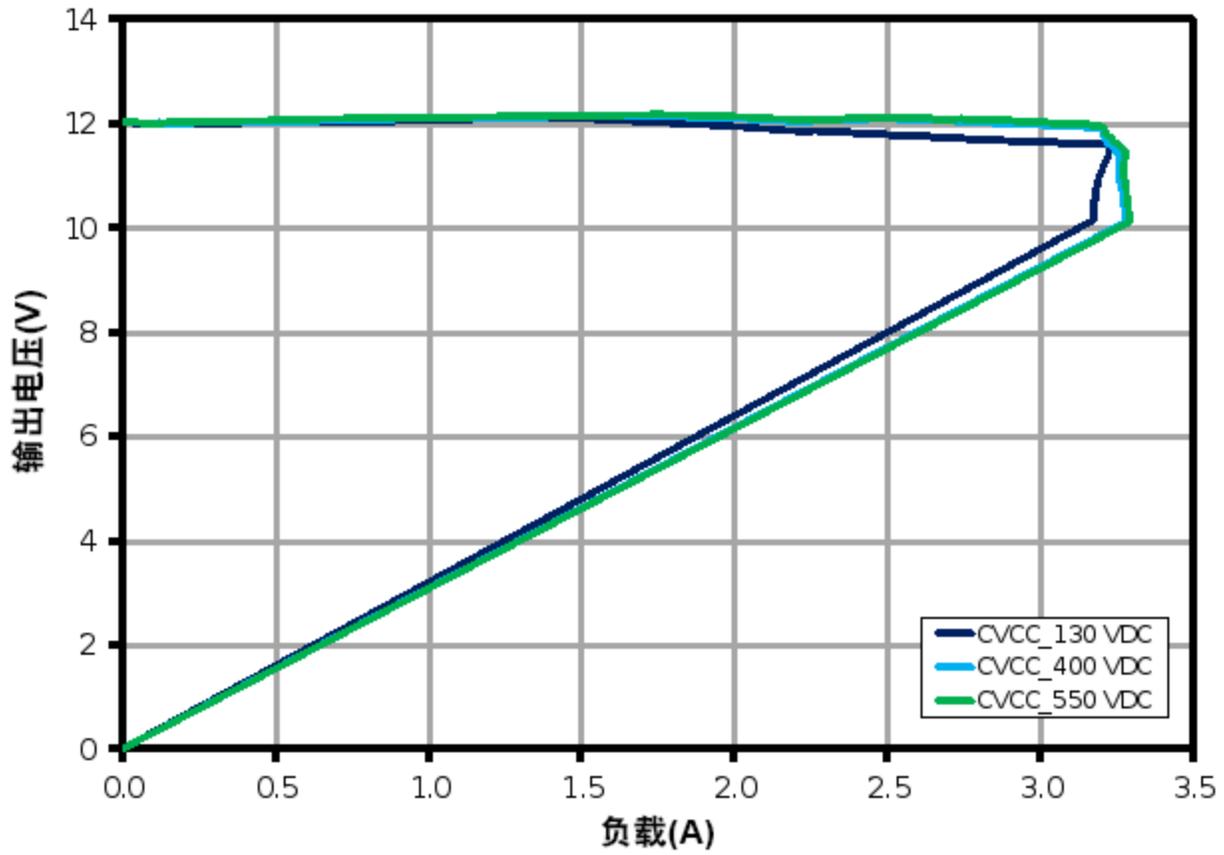


图15 - CV/CC在PCB输出端测得，室温

9 波形

9.1 开关波形

9.1.1 漏极电压和电流，稳态

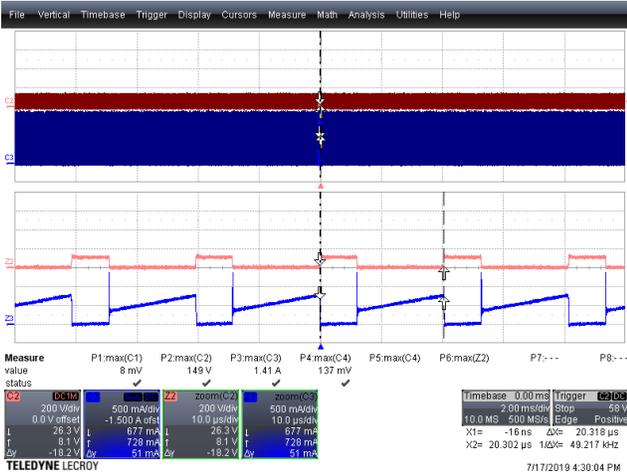


图16 - 漏极电压和电流波形

$V_{IN} = 30VDC$, $I_{OUT} = 0.85A$
 $V_{DS(MAX)} = 149V$, $I_{DRAIN(MAX)} = 1.41A$
 上: $V_{DRAIN-SOURCE}$, 200V, 2ms/格
 下: I_{DRAIN} , 500mA, 2ms/格
 下半部: 缩放@ 10 μs /格

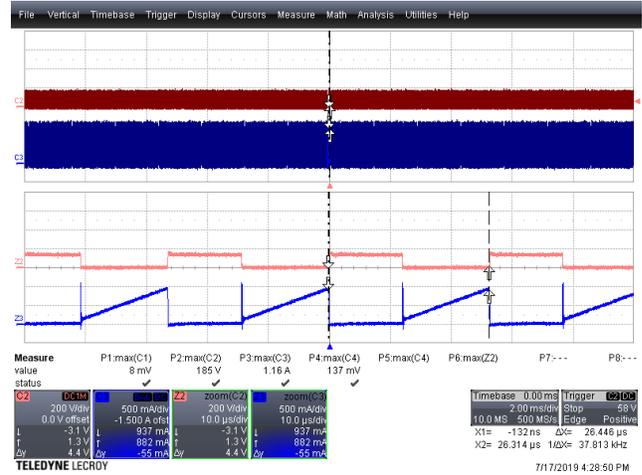


图17 - 漏极电压和电流波形

$V_{IN} = 60VDC$, $I_{OUT} = 1.25A$
 $V_{DS(MAX)} = 185V$, $I_{DRAIN(MAX)} = 1.16A$
 上: $V_{DRAIN-SOURCE}$, 200V, 2ms/格
 下: I_{DRAIN} , 500mA, 2ms/格
 下半部: 缩放@ 10 μs /格

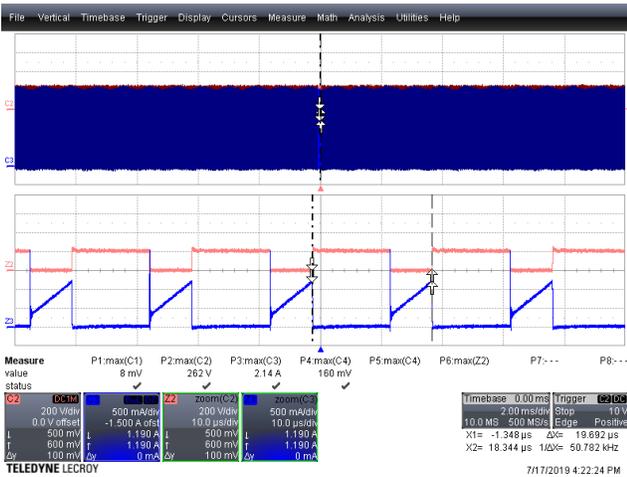


图18 - 漏极电压和电流波形

$V_{IN} = 130VDC$, $I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 262V$, $I_{DRAIN(MAX)} = 2.14A$
 上: $V_{DRAIN-SOURCE}$, 200V, 2ms/格
 下: I_{DRAIN} , 500mA, 2ms/格
 下半部: 缩放@ 10 μs /格

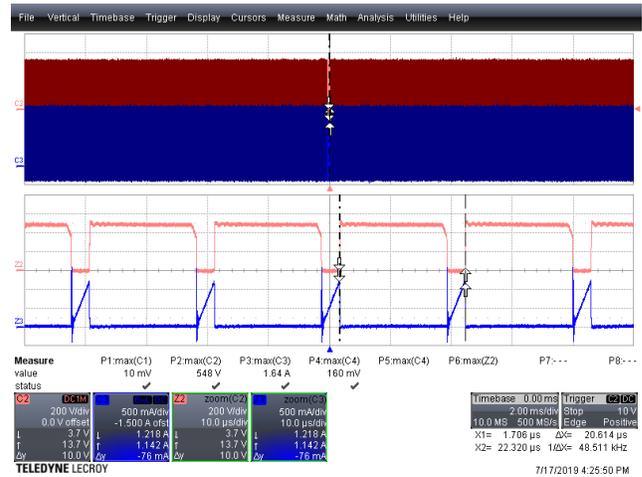


图19 - 漏极电压和电流波形

$V_{IN} = 400VDC$, $I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 548V$, $I_{DRAIN(MAX)} = 1.64A$
 上: $V_{DRAIN-SOURCE}$, 200V, 2ms/格
 下: I_{DRAIN} , 500mA, 2ms/格
 下半部: 缩放@ 10 μs /格



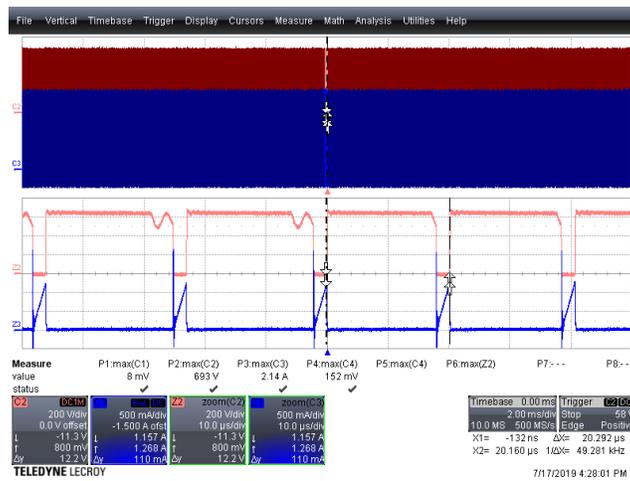


图20 - 漏极电压和电流波形

 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$
 $V_{DS(\text{MAX})} = 693\text{V}$, $I_{\text{DRAIN}(\text{MAX})} = 2.14\text{A}$
上: $V_{\text{DRAIN-SOURCE}}$, 200V, 2ms/格下: I_{DRAIN} , 500mA, 2ms/格下半部: 缩放@ 10 μs /格

9.1.2 启动时的漏极电压和电流

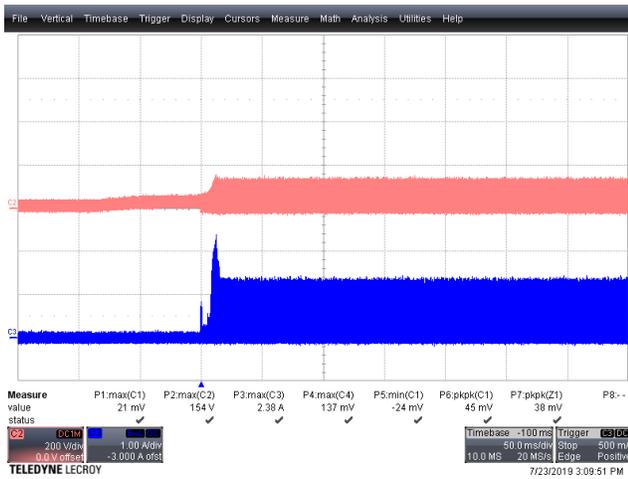


图21 - 漏极电压和电流波形

 $V_{IN} = 30VDC, I_{OUT} = 0.85A$
 $V_{DS(MAX)} = 154V, I_{DRAIN(MAX)} = 2.38A$

 上: V_{DRAIN-SOURCE}, 200V, 50ms/格

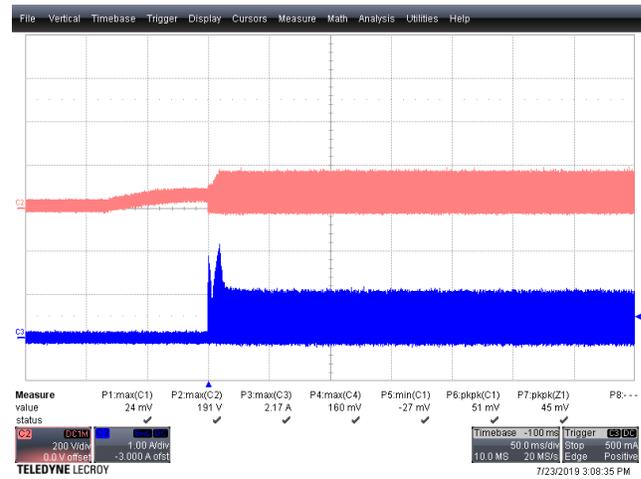
 下: I_{DRAIN}, 1A, 50ms/格


图22 - 漏极电压和电流波形

 $V_{IN} = 60VDC, I_{OUT} = 1.25A$
 $V_{DS(MAX)} = 191V, I_{DRAIN(MAX)} = 2.17A$

 上: V_{DRAIN-SOURCE}, 200V, 50ms/格

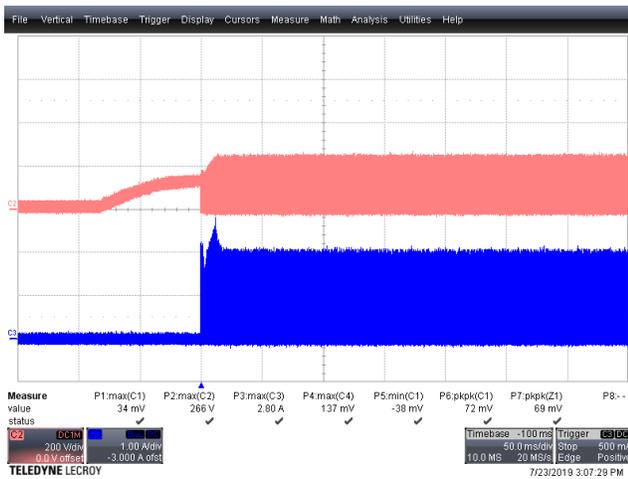
 下: I_{DRAIN}, 1A, 50ms/格


图23 - 漏极电压和电流波形

 $V_{IN} = 130VDC, I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 266V, I_{DRAIN(MAX)} = 2.80A$

 上: V_{DRAIN-SOURCE}, 200V, 50ms/格

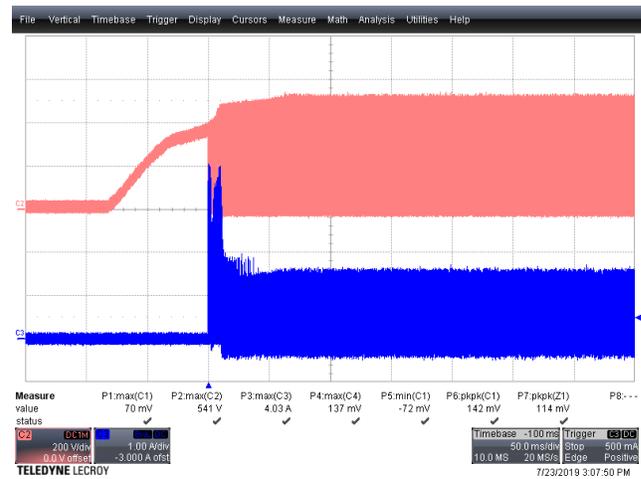
 下: I_{DRAIN}, 1A, 50ms/格


图24 - 漏极电压和电流波形

 $V_{IN} = 400VDC, I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 541V, I_{DRAIN(MAX)} = 4.03A$

 上: V_{DRAIN-SOURCE}, 200V, 50ms/格

 下: I_{DRAIN}, 1A, 50ms/格

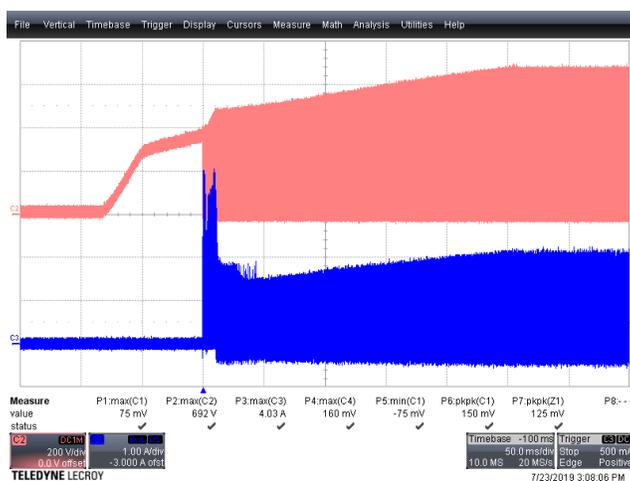


图25 - 漏极电压和电流波形

 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$
 $V_{DS(\text{MAX})} = 692\text{V}$, $I_{\text{DRAIN}(\text{MAX})} = 4.03\text{A}$

 上: $V_{\text{DRAIN-SOURCE}}$, 200V, 50ms/格

 下: I_{DRAIN} , 1A, 50ms/格

9.1.3 SR FET波形, 稳态

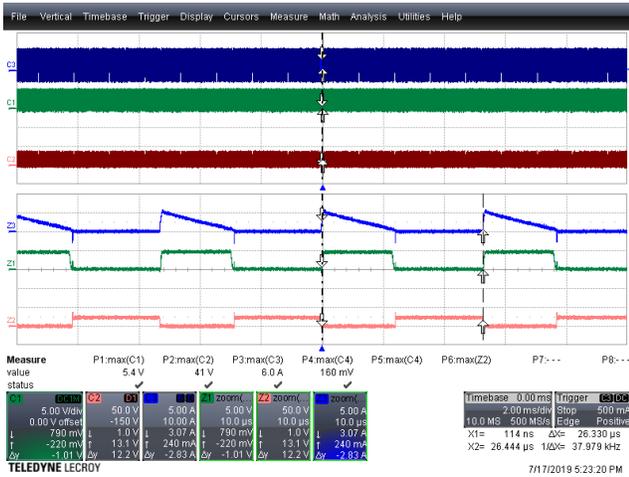


图26 - 漏极电压和电流波形
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$
 $V_{DS(MAX)} = 41V$, $I_{DRAIN(MAX)} = 6.0A$
 上: I_{DRAIN} , 5A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 50V, 2ms/格
 下半部: 缩放@ 10 μs /格

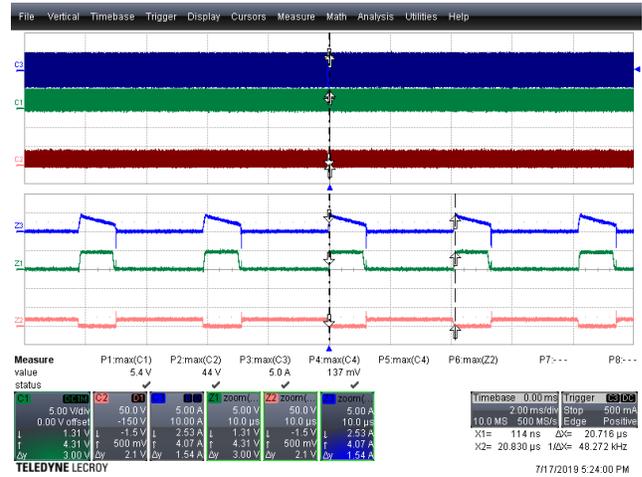


图27 - 漏极电压和电流波形
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$
 $V_{DS(MAX)} = 44V$, $I_{DRAIN(MAX)} = 5.0A$
 上: I_{DRAIN} , 5A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 50V, 2ms/格
 下半部: 缩放@ 10 μs /格

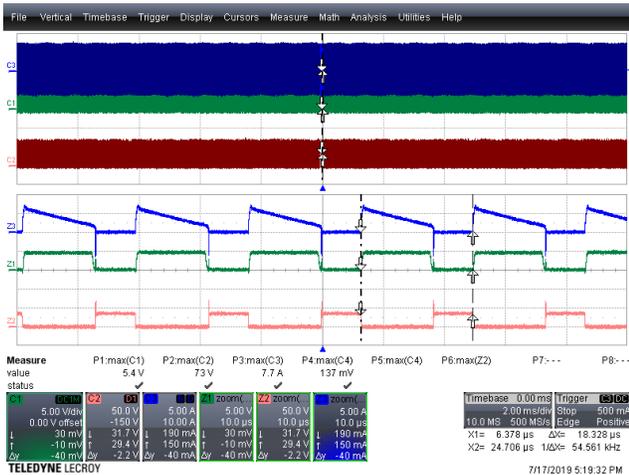


图28 - 漏极电压和电流波形
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 73V$, $I_{DRAIN(MAX)} = 7.7A$
 上: I_{DRAIN} , 5A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 50V, 2ms/格
 下半部: 缩放@ 10 μs /格

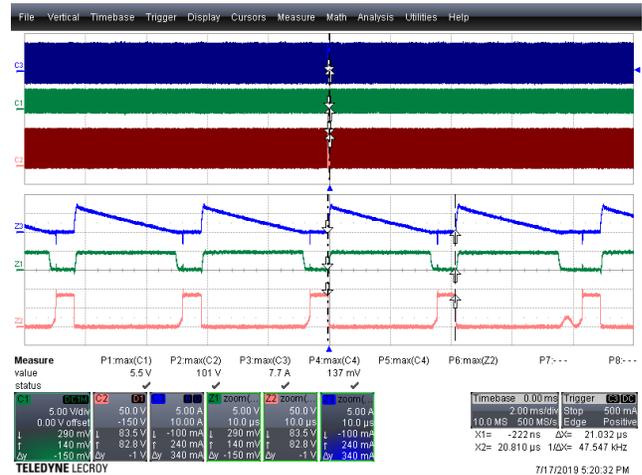


图29 - 漏极电压和电流波形
 $V_{IN} = 40VDC$, $I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 101V$, $I_{DRAIN(MAX)} = 1.37A$
 上: I_{DRAIN} , 5A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 50V, 2ms/格
 下半部: 缩放@ 10 μs /格



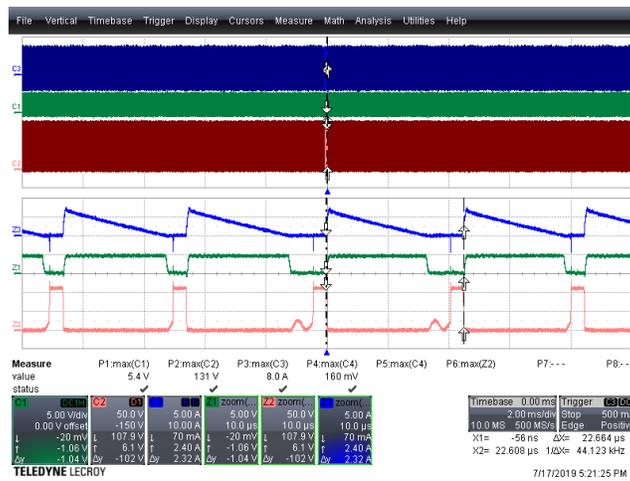


图30 - 漏极电压和电流波形

 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$
 $V_{DS(\text{MAX})} = 131\text{V}$, $I_{\text{DRAIN}(\text{MAX})} = 8.0\text{A}$
上: I_{DRAIN} , 5A, 2ms/格中: $V_{\text{GATE-SOURCE}}$, 5V, 2ms/格下: $V_{\text{DRAIN-SOURCE}}$, 50V, 2ms/格下半部: 缩放@ 10 μs /格

9.1.4 启动时的SR FET波形

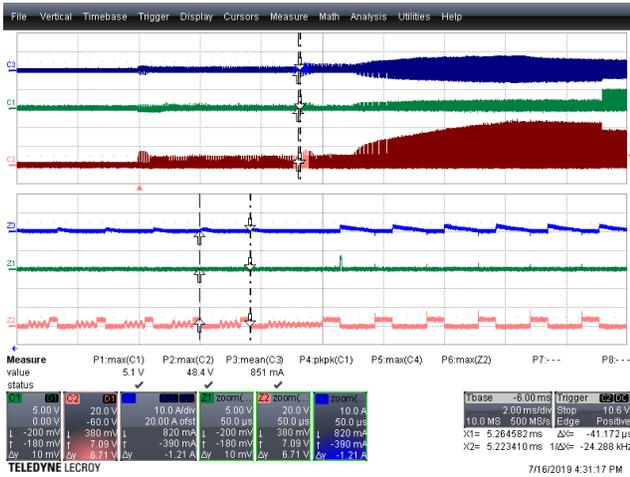


图31 - 漏极电压和电流波形
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$
 $V_{DS(MAX)} = 48.4 V$, $I_{DRAIN(MAX)} = 0.851 A$
 上: I_{DRAIN} , 10 A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 20 V, 2ms/格
 下半部: 缩放@ 50 μs /格

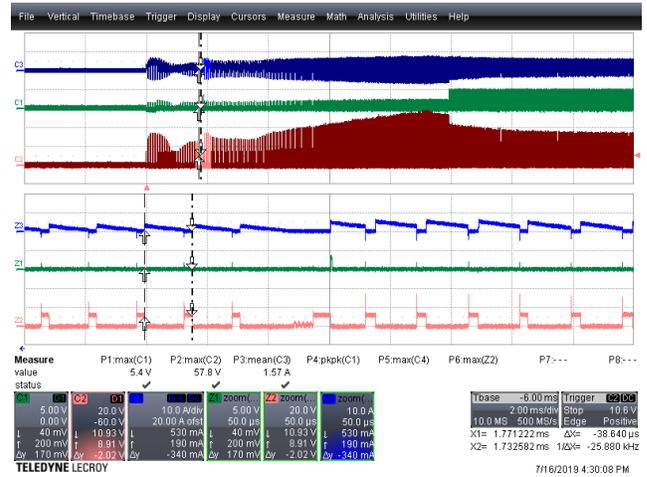


图32 - 漏极电压和电流波形
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$
 $V_{DS(MAX)} = 57.8 V$, $I_{DRAIN(MAX)} = 1.57 A$
 上: I_{DRAIN} , 10 A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 20 V, 2ms/格
 下半部: 缩放@ 50 μs /格



图33 - 漏极电压和电流波形
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 86 V$, $I_{DRAIN(MAX)} = 8.0 A$
 上: I_{DRAIN} , 5A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 50V, 2ms/格
 下半部: 缩放@ 50 μs /格

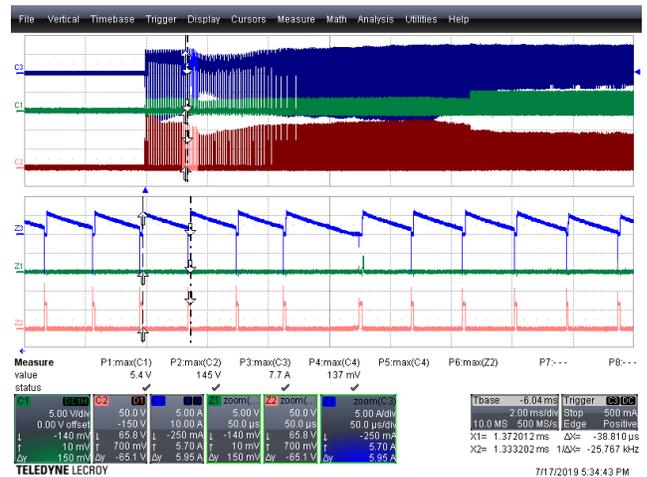


图34 - 漏极电压和电流波形
 $V_{IN} = 400VDC$, $I_{OUT} = 2.5A$
 $V_{DS(MAX)} = 145 V$, $I_{DRAIN(MAX)} = 7.7 A$
 上: I_{DRAIN} , 5A, 2ms/格
 中: $V_{GATE-SOURCE}$, 5V, 2ms/格
 下: $V_{DRAIN-SOURCE}$, 50V, 2ms/格
 下半部: 缩放@ 50 μs /格



图35 - 漏极电压和电流波形

 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$
 $V_{DS(\text{MAX})} = 149\text{ V}$, $I_{\text{DRAIN}(\text{MAX})} = 8.0\text{A}$
上: I_{DRAIN} , 10 A, 2ms/格中: $V_{\text{GATE-SOURCE}}$, 5V, 2ms/格下: $V_{\text{DRAIN-SOURCE}}$, 50V, 2ms/格下半部: 缩放@ 50 μs /格

9.1.5 FWD引脚, 稳态

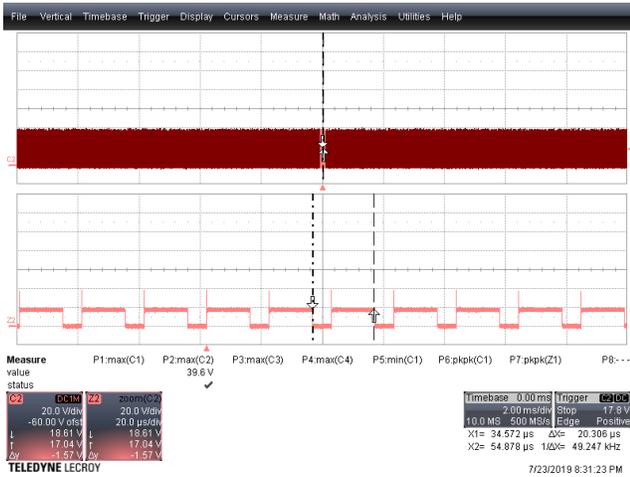


图36 - 漏极电压和电流波形
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$
 $V_{FWD(MAX)} = 39.6V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

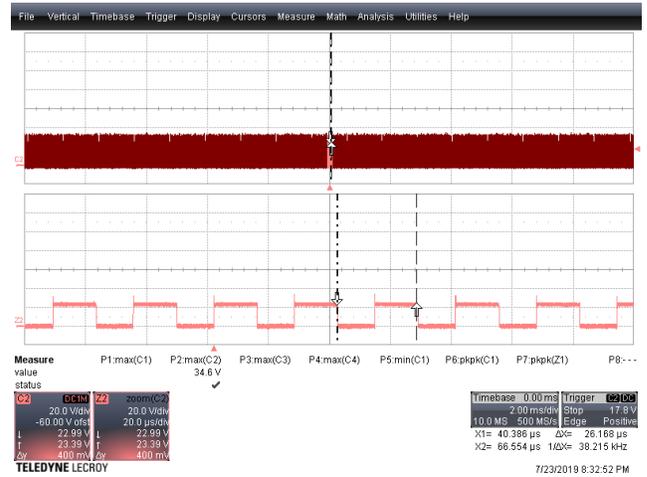


图37 - 漏极电压和电流波形
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$
 $V_{FWD(MAX)} = 34.6V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格



图38 - 漏极电压和电流波形
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$
 $V_{FWD(MAX)} = 66.0V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

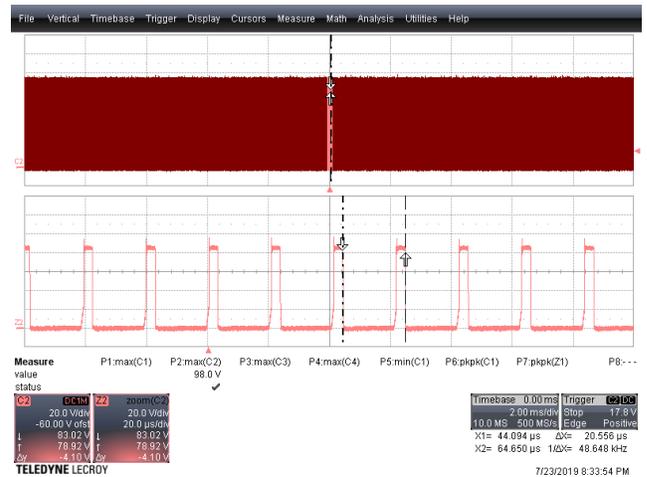


图39 - 漏极电压和电流波形
 $V_{IN} = 400VDC$, $I_{OUT} = 2.5A$
 $V_{FWD(MAX)} = 98.0V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

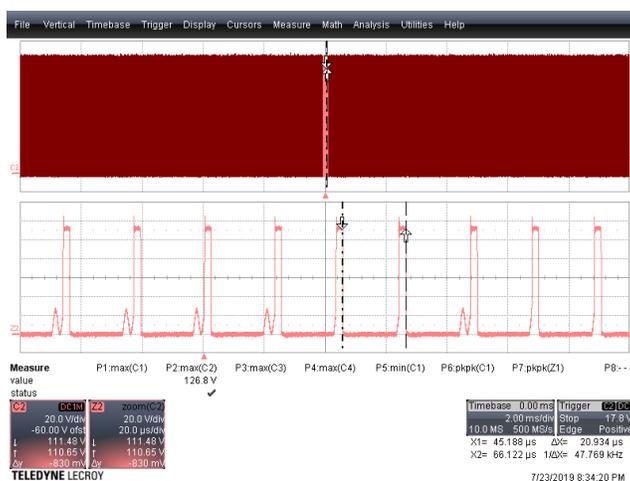


图40 - 漏极电压和电流波形
 $V_{IN} = 550VDC$, $I_{OUT} = 2.5A$
 $V_{FWD(MAX)} = 126.8V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

9.1.6 启动时的FWD引脚

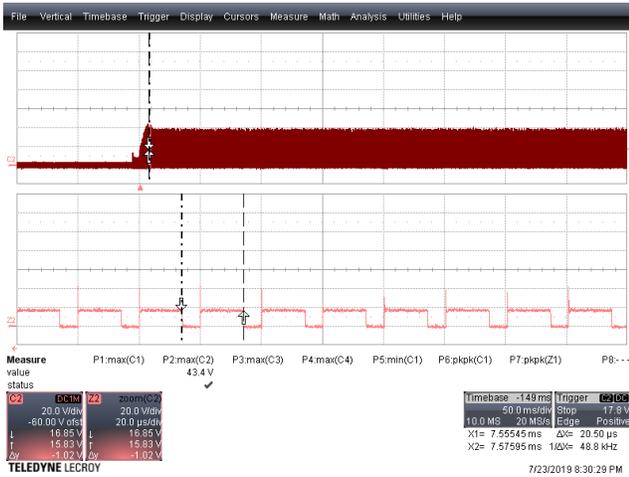


图41 - 漏极电压和电流波形
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$
 $V_{FWD(MAX)} = 43.4V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

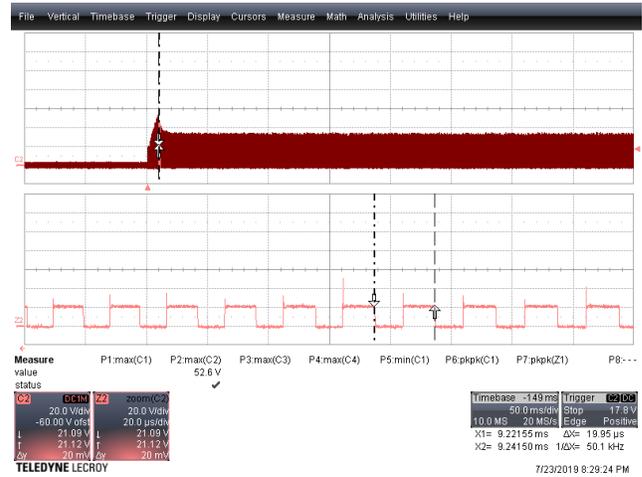


图42 - 漏极电压和电流波形
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$
 $V_{FWD(MAX)} = 52.6V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格



图43 - 漏极电压和电流波形
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$
 $V_{FWD(MAX)} = 79.6V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

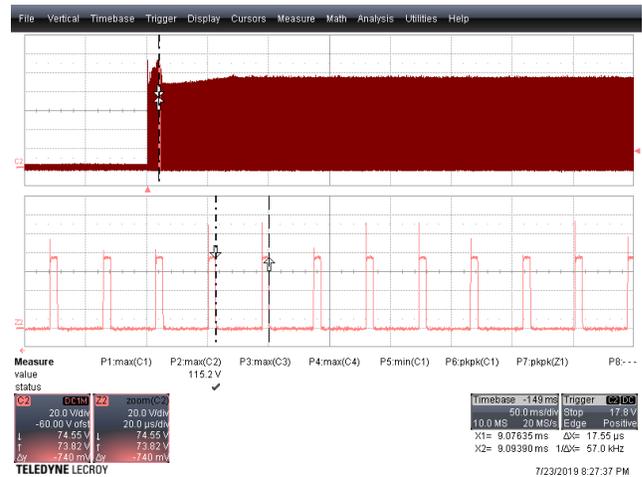


图44 - 漏极电压和电流波形
 $V_{IN} = 400VDC$, $I_{OUT} = 2.5A$
 $V_{FWD(MAX)} = 115.2V$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

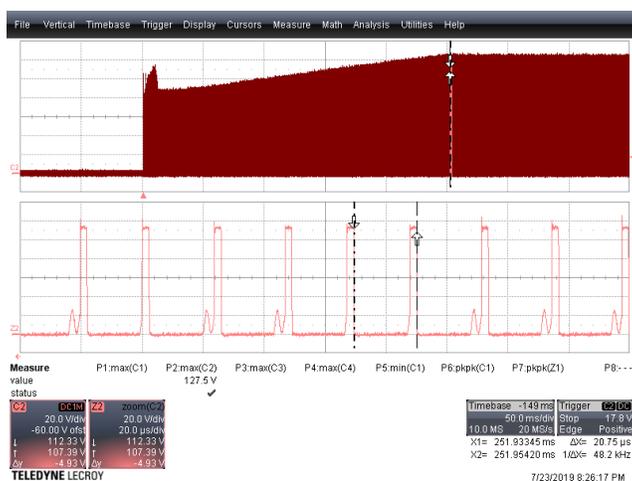


图45 - 漏极电压和电流波形
 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$
 $V_{FWD(\text{MAX})} = 127.5\text{V}$
 上: V_{FWD} , 20V, 50ms/格
 下半部: 缩放@ 20 μs /格

9.1.7 输出电压和电流, 启动CR负载

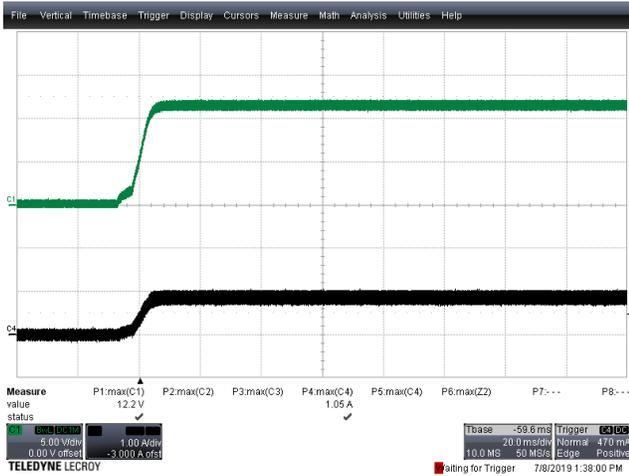


图46 - 漏极电压和电流波形

$V_{IN} = 30VDC$, $I_{OUT} = 0.85A$ CR负载
 上: V_{OUT} , 5V, 20ms/格
 下: I_{DRAIN} , 1A, 20ms/格

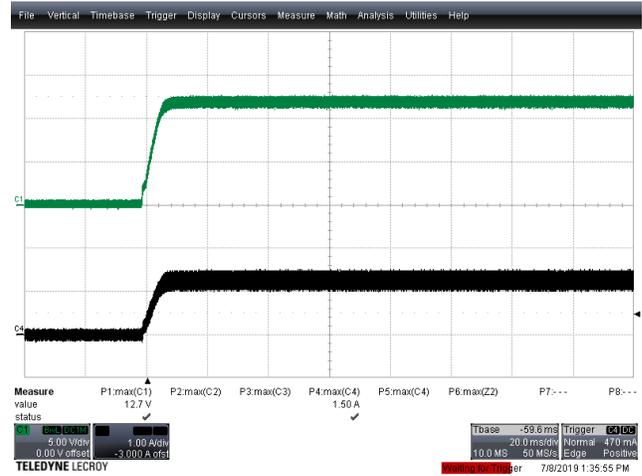


图47 - 漏极电压和电流波形

$V_{IN} = 60VDC$, $I_{OUT} = 1.25A$ CR负载
 上: V_{OUT} , 5V, 20ms/格
 下: I_{DRAIN} , 1A, 20ms/格

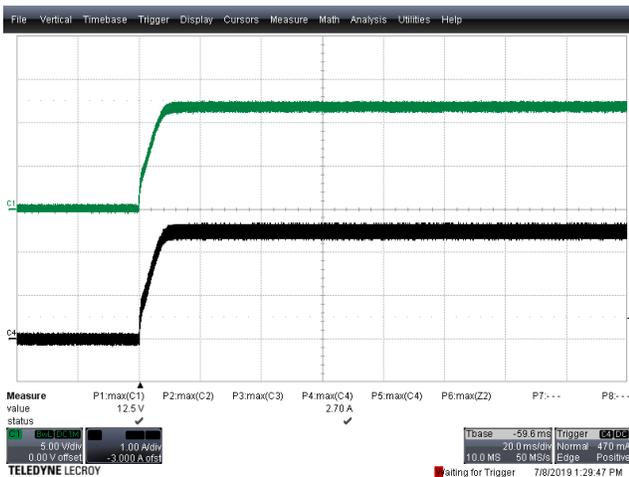


图48 - 漏极电压和电流波形

$V_{IN} = 130VDC$, $I_{OUT} = 2.5A$ CR负载
 上: V_{OUT} , 5V, 20ms/格
 下: I_{DRAIN} , 1A, 20ms/格

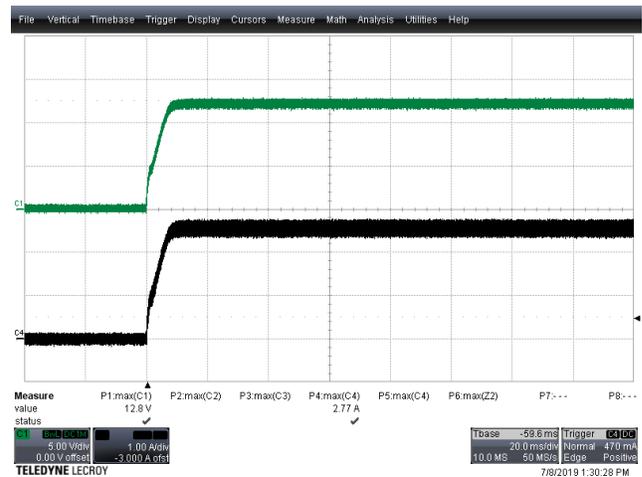


图49 - 漏极电压和电流波形

$V_{IN} = 400VDC$, $I_{OUT} = 2.5A$ CR负载
 上: V_{OUT} , 5V, 20ms/格
 下: I_{DRAIN} , 1A, 20ms/格

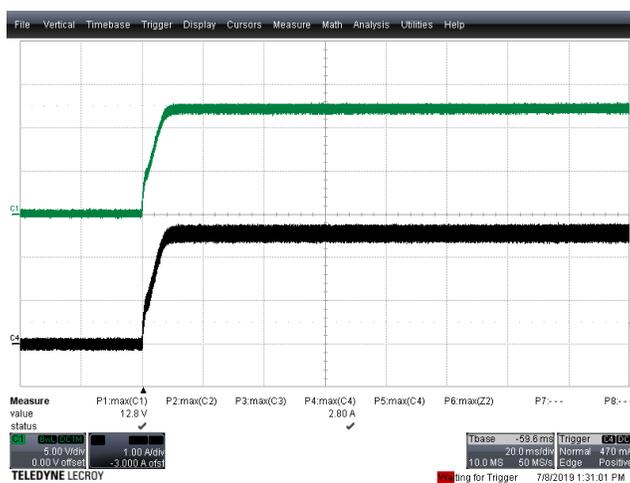


图50 - 漏极电压和电流波形
 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$ CR负载
上: V_{OUT} , 5V, 20ms/格
下: I_{DRAIN} , 1A, 20ms/格

9.2 输出纹波测量(SR FET)

9.2.1 纹波测量方法

在测量直流输出纹波时，必须使用经改装的示波器测试探头，以减少干扰引起的杂散信号。探头改装细节如下图所示。

在4987BA探头适配器上附加一个电容，使其在探头尖上并联。电容包括一(1)个 $1\mu\text{F}/50\text{V}$ 的陶瓷电容。

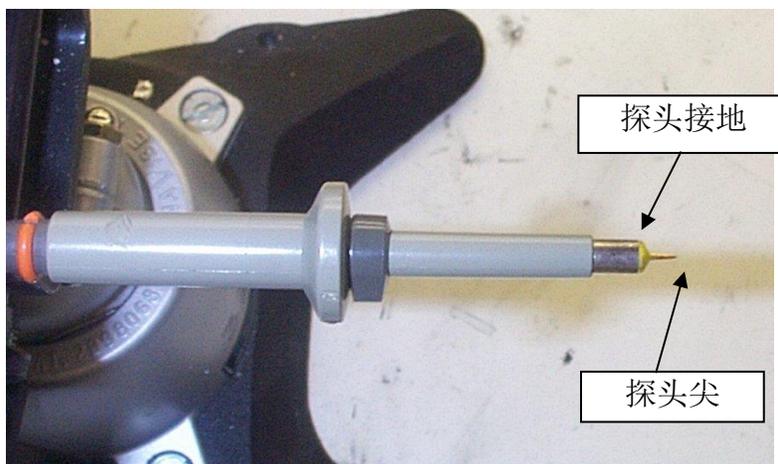


图51 - 准备用于纹波测量的示波器探头。（端盖和接地引线已拆下）



图52 - 附加Probe Master (www.probemaster.com) 4987A BNC适配器的示波器探头（改用导线进行纹波测量，并添加一个并联的去耦电容）

9.2.2 100%负载情况

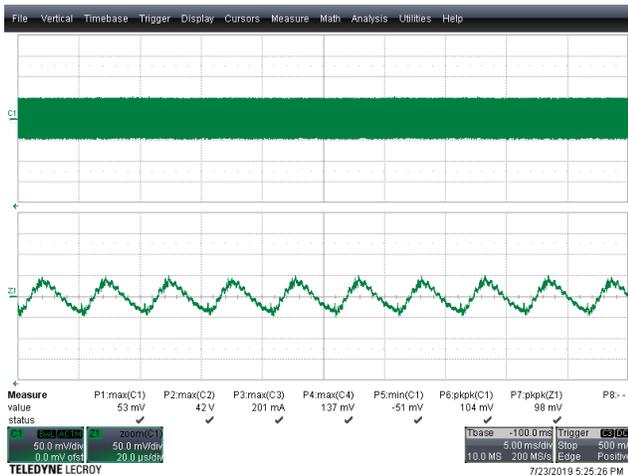


图53 - 输出电压纹波

$V_{IN} = 30\text{VDC}$, $I_{OUT} = 0.85\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 104\text{mV}_{P-P}$

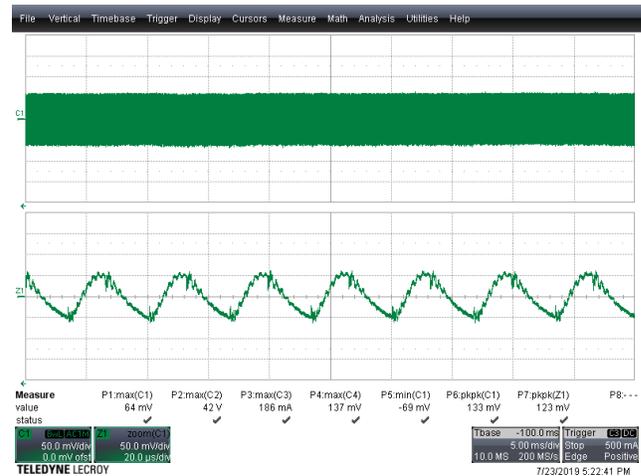


图54 - 输出电压纹波

$V_{IN} = 60\text{VDC}$, $I_{OUT} = 1.25\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 133\text{mV}_{P-P}$

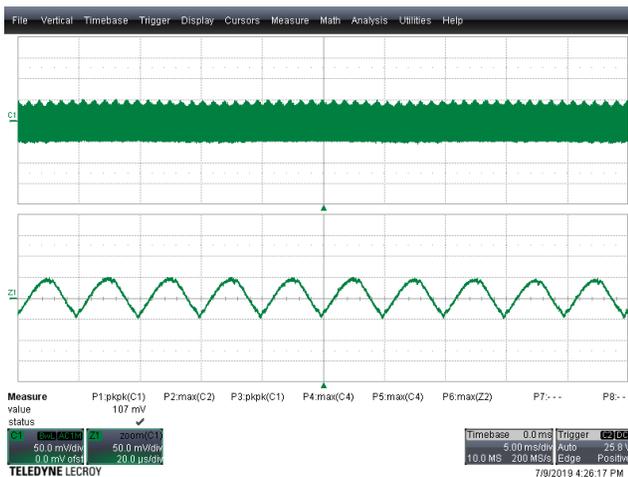


图55 - 输出电压纹波

$V_{IN} = 130\text{VDC}$, $I_{OUT} = 2.5\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 107\text{mV}_{P-P}$

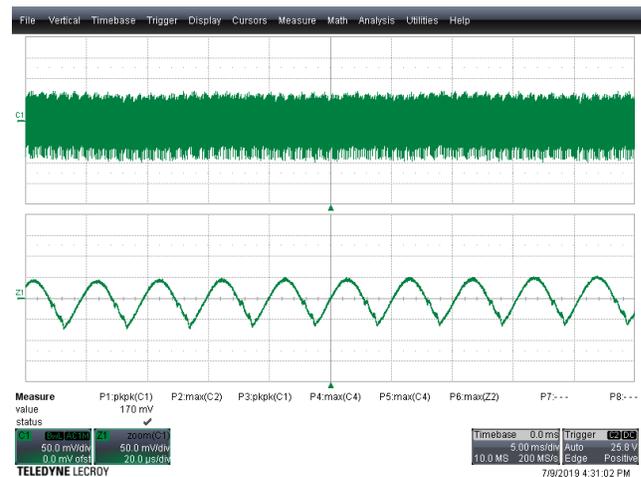


图56 - 输出电压纹波

$V_{IN} = 400\text{VDC}$, $I_{OUT} = 2.5\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 170\text{mV}_{P-P}$

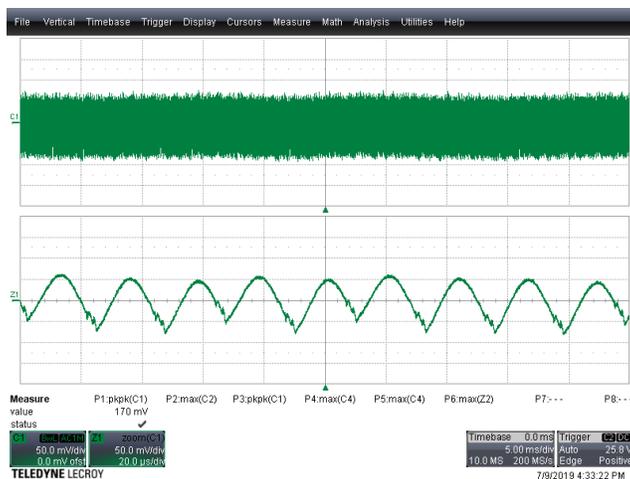


图57 - 输出电压纹波

 $V_{IN} = 550VDC$, $I_{OUT} = 2.5A$ 上半部: V_{OUT} , 50mV, 5ms/格下半部: 缩放@ 20 μs /格 $V_{RIPPLE} = 170 mV_{P-P}$

9.2.3 75%负载情况

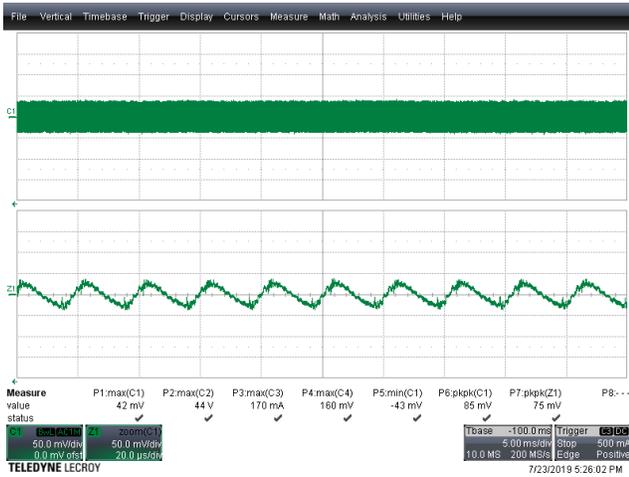


图58 - 输出电压纹波
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 85 mV_{P-P}$

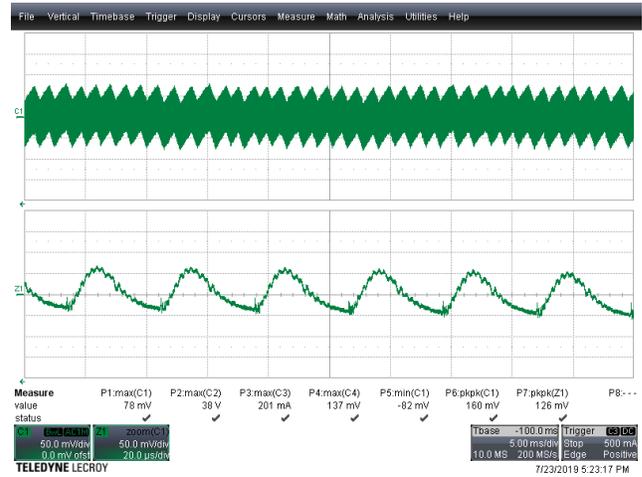


图59 - 输出电压纹波
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 160 mV_{P-P}$

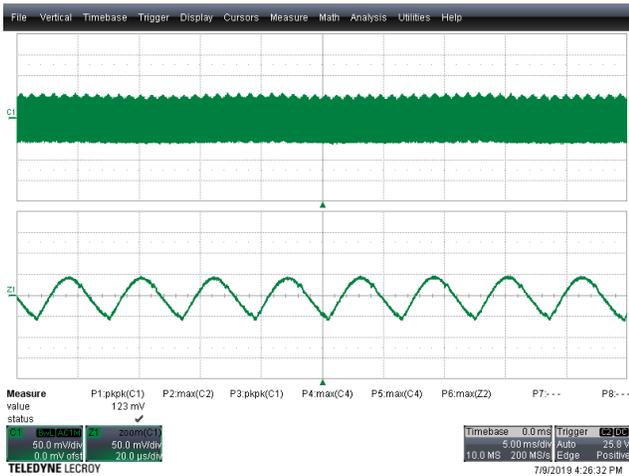


图60 - 输出电压纹波
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 123 mV_{P-P}$

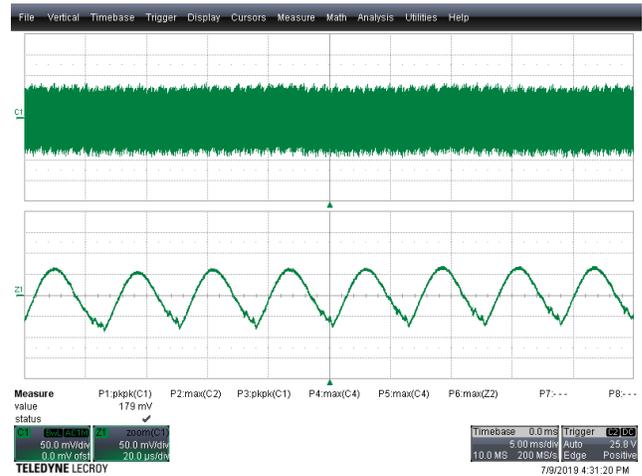


图61 - 输出电压纹波
 $V_{IN} = 400VDC$, $I_{OUT} = 2.5A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 178 mV_{P-P}$

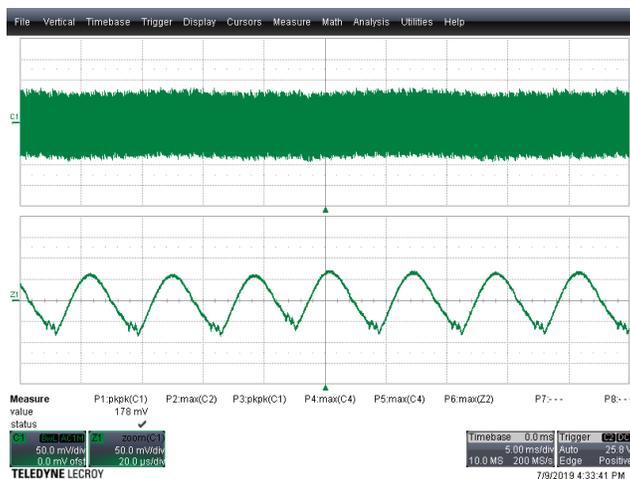


图62 - 输出电压纹波

 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$ 上半部: V_{OUT} , 50mV, 5ms/格下半部: 缩放@ 20 μs /格 $V_{RIPPLE} = 178\text{ mV}_{P-P}$

9.2.4 50%负载情况

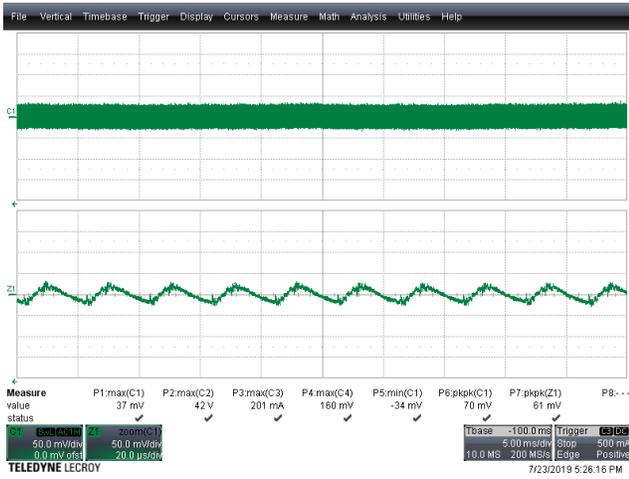


图63 - 输出电压纹波
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 70 mV_{P-P}$

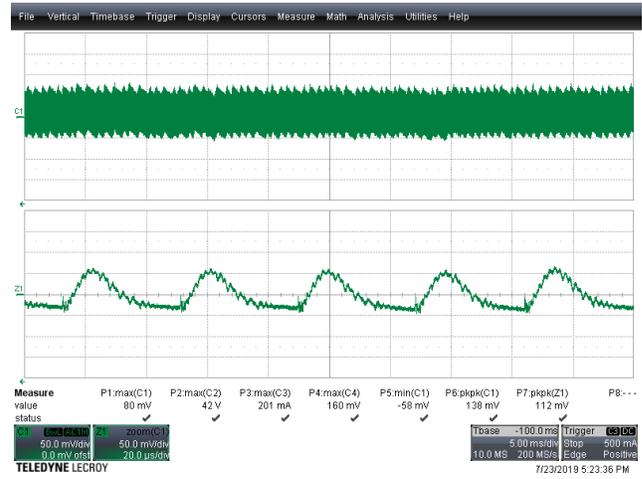


图64 - 输出电压纹波
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 133 mV_{P-P}$

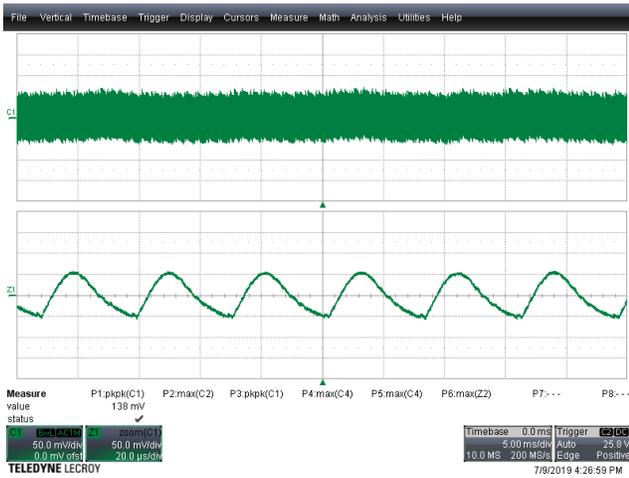


图65 - 输出电压纹波
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 138 mV_{P-P}$

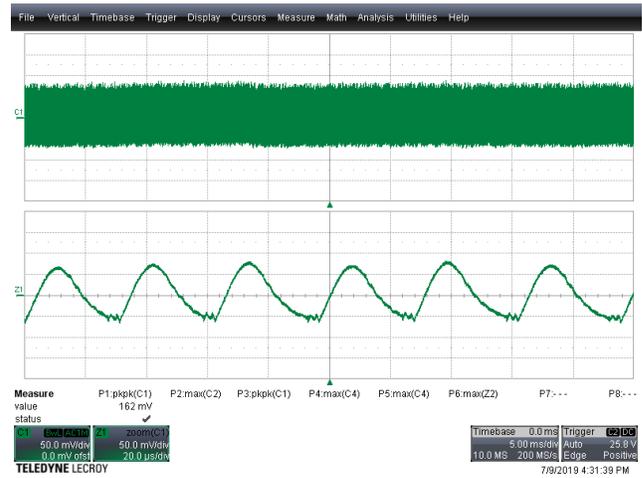


图66 - 输出电压纹波
 $V_{IN} = 400VDC$, $I_{OUT} = 2.5A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 162 mV_{P-P}$

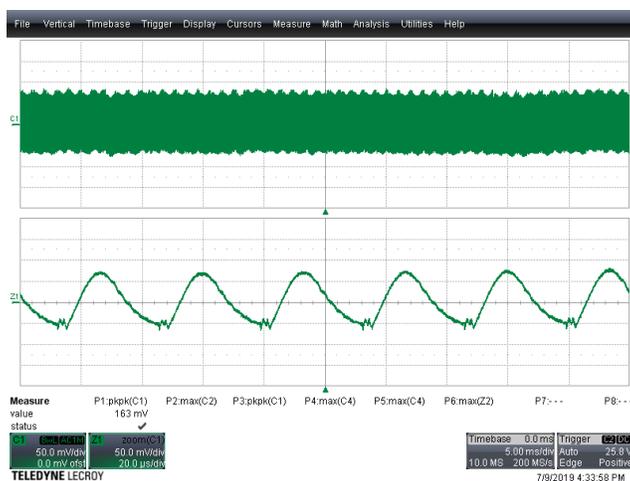


图67 - 输出电压纹波

 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$ 上半部: V_{OUT} , 50mV, 5ms/格下半部: 缩放@ 20 μs /格 $V_{RIPPLE} = 163\text{ mV}_{P-P}$

9.2.5 25%负载情况

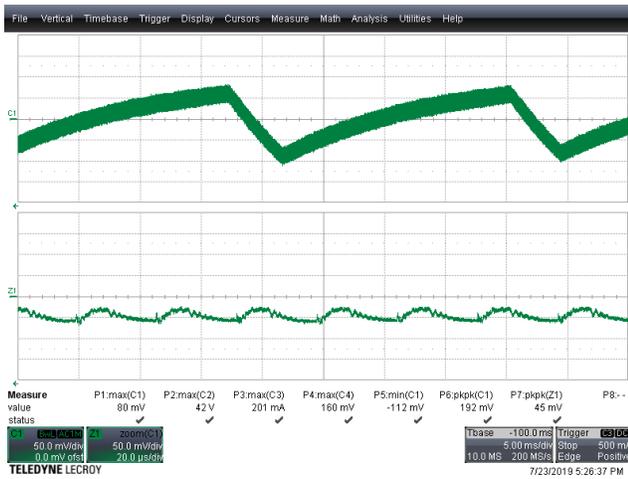


图68 - 输出电压纹波

$V_{IN} = 30VDC$, $I_{OUT} = 0.85A$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 192 mV_{P-P}$

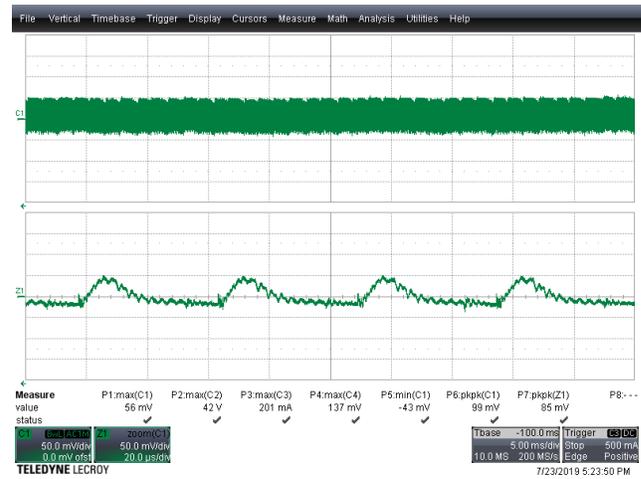


图69 - 输出电压纹波

$V_{IN} = 60VDC$, $I_{OUT} = 1.25A$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 99 mV_{P-P}$

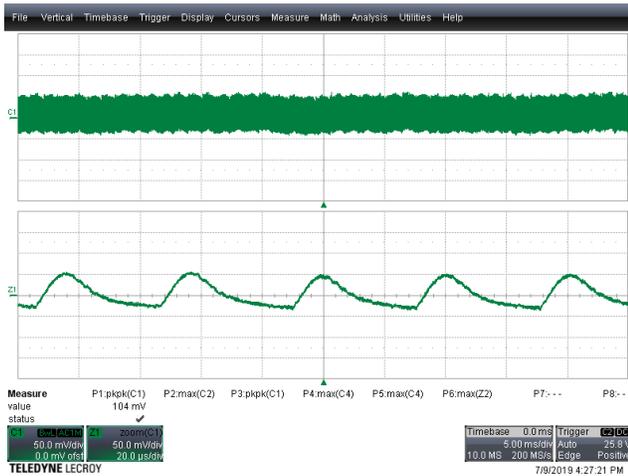


图70 - 输出电压纹波

$V_{IN} = 130VDC$, $I_{OUT} = 2.5A$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 104mV_{P-P}$

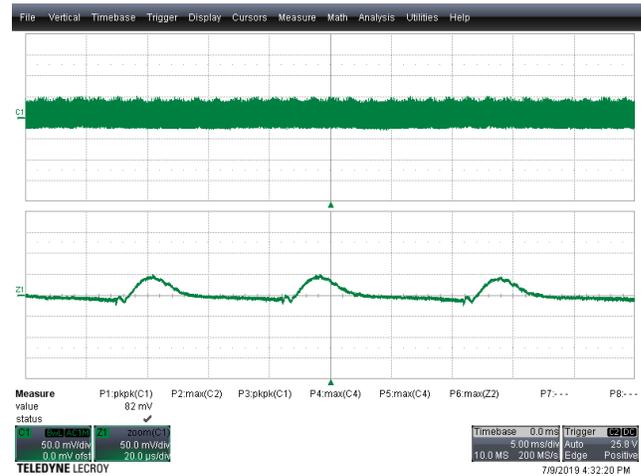


图71 - 输出电压纹波

$V_{IN} = 400VDC$, $I_{OUT} = 2.5A$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 82 mV_{P-P}$

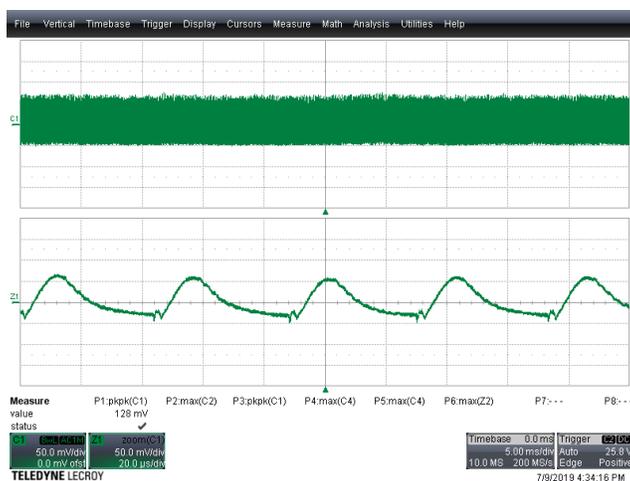


图72 - 输出电压纹波

 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$ 上半部: V_{OUT} , 50mV, 5ms/格下半部: 缩放@ 20 μs /格 $V_{RIPPLE} = 128\text{ mV}_{P-P}$

9.2.6 0%负载情况

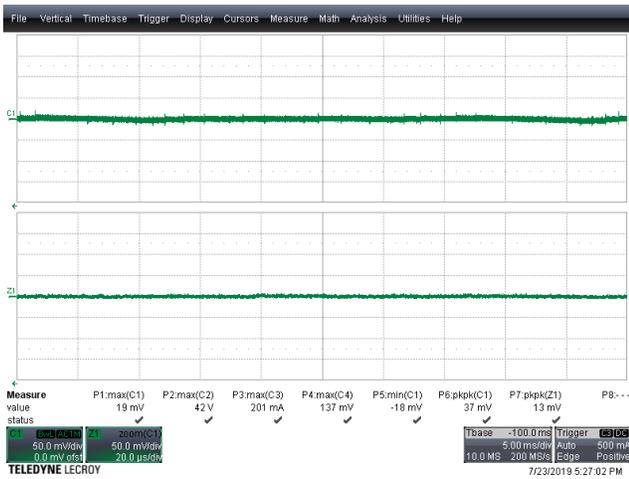


图73 - 输出电压纹波

$V_{IN} = 30\text{VDC}$, $I_{OUT} = 0.85\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 37\text{ mV}_{P-P}$

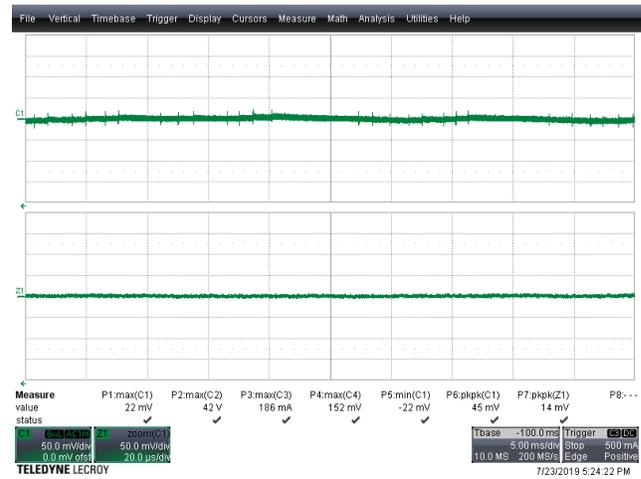


图74 - 输出电压纹波

$V_{IN} = 60\text{VDC}$, $I_{OUT} = 1.25\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 45\text{ mV}_{P-P}$

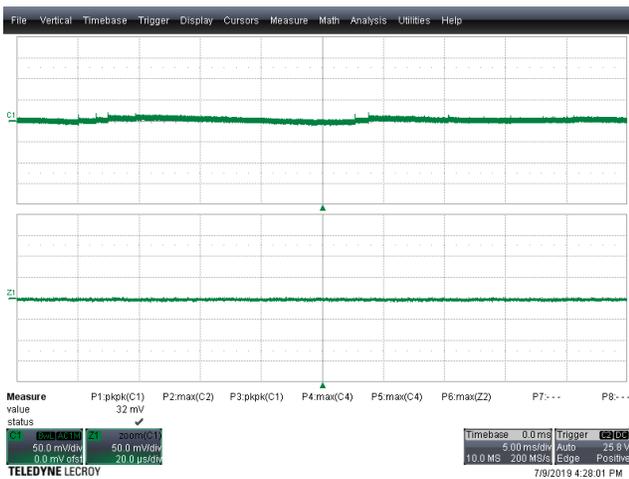


图75 - 输出电压纹波

$V_{IN} = 130\text{VDC}$, $I_{OUT} = 2.5\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 32\text{ mV}_{P-P}$

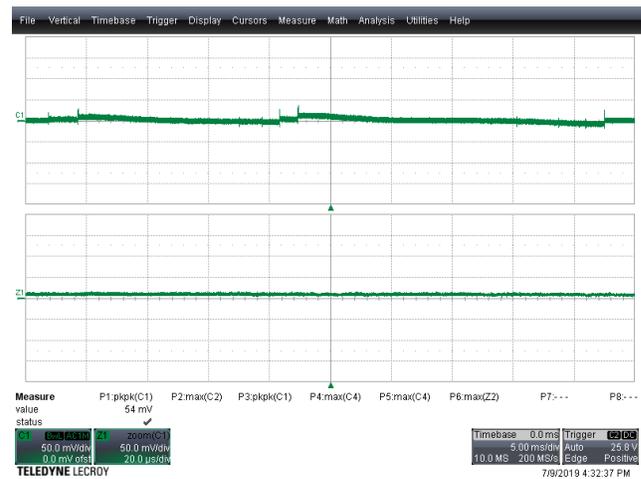


图76 - 输出电压纹波

$V_{IN} = 400\text{VDC}$, $I_{OUT} = 2.5\text{A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 20 μs /格

$V_{RIPPLE} = 54\text{ mV}_{P-P}$

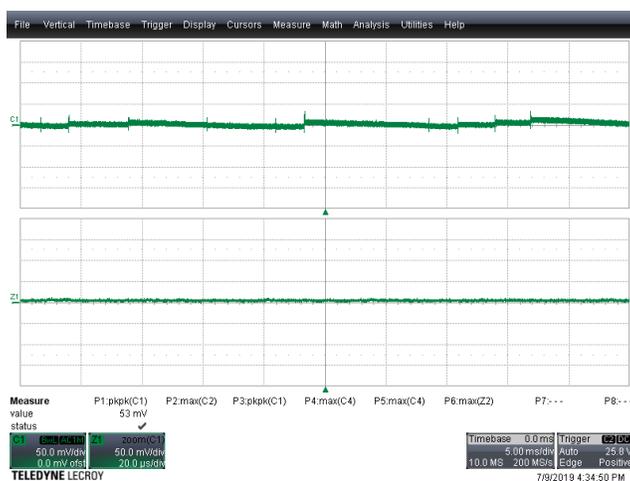


图77 - 输出电压纹波
 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$
上半部: V_{OUT} , 50mV, 5ms/格
下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 53\text{ mV}_{P-P}$

9.3 输出纹波测量 (Qspeed二极管)

9.3.1 100%负载情况

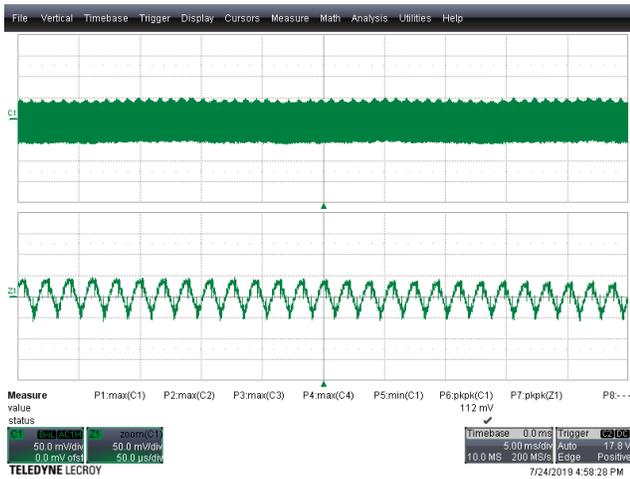


图78 - 输出电压纹波

$V_{IN} = 130VDC$, $I_{OUT} = 2.5A$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 50 μs /格

$V_{RIPPLE} = 112 mV_{P-P}$

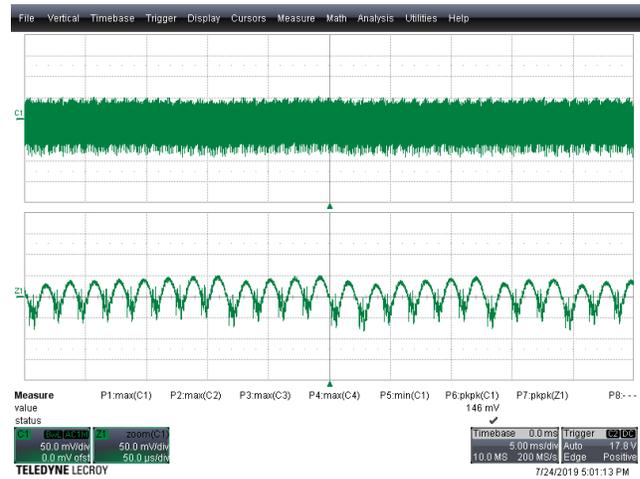


图79 - 输出电压纹波

$V_{IN} = 400VDC$, $I_{OUT} = 2.5A$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 50 μs /格

$V_{RIPPLE} = 146 mV_{P-P}$

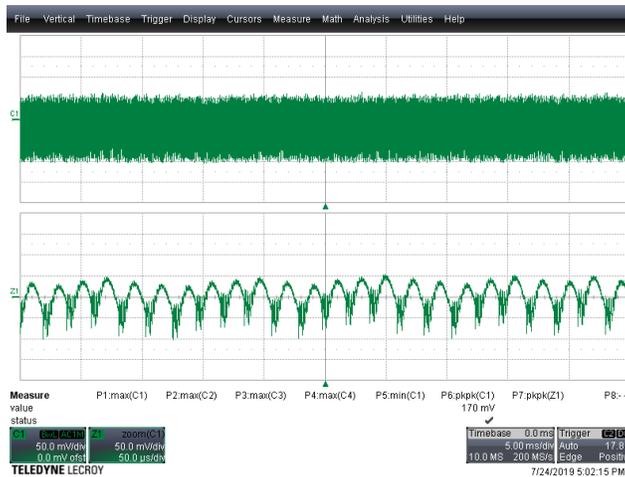


图80 - 输出电压纹波

$V_{IN} = 550VDC$, $I_{OUT} = 2.5A$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 50 μs /格

$V_{RIPPLE} = 170 mV_{P-P}$

9.3.2 75%负载情况

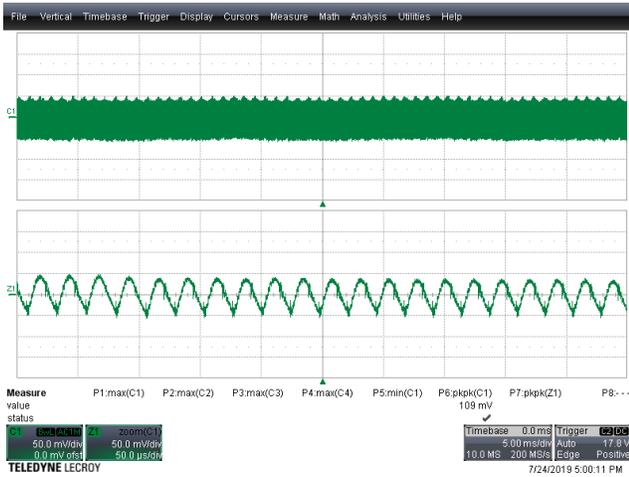


图81 - 输出电压纹波

$V_{IN} = 130\text{VDC}$, $I_{OUT} = 1.875\text{ A}$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 50 μs /格
 $V_{RIPPLE} = 109\text{ mV}_{P-P}$

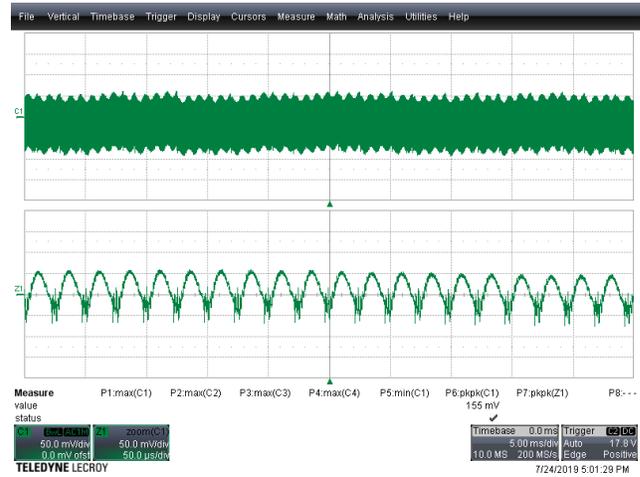


图82 - 输出电压纹波

$V_{IN} = 400\text{VDC}$, $I_{OUT} = 1.875\text{ A}$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 50 μs /格
 $V_{RIPPLE} = 155\text{ mV}_{P-P}$

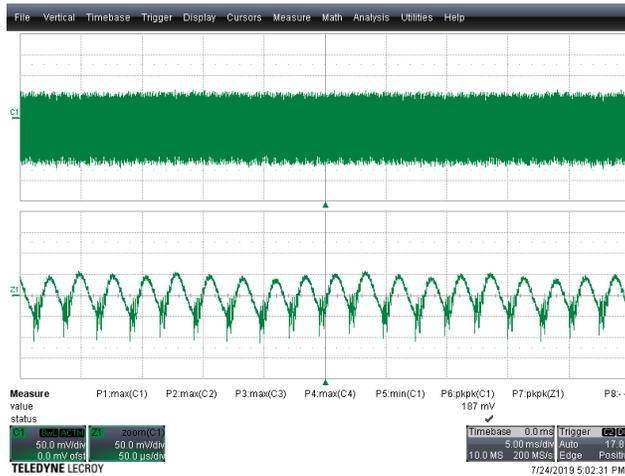


图83 - 输出电压纹波

$V_{IN} = 550\text{VDC}$, $I_{OUT} = 1.875\text{ A}$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 50 μs /格
 $V_{RIPPLE} = 187\text{ mV}_{P-P}$

9.3.3 50%负载情况

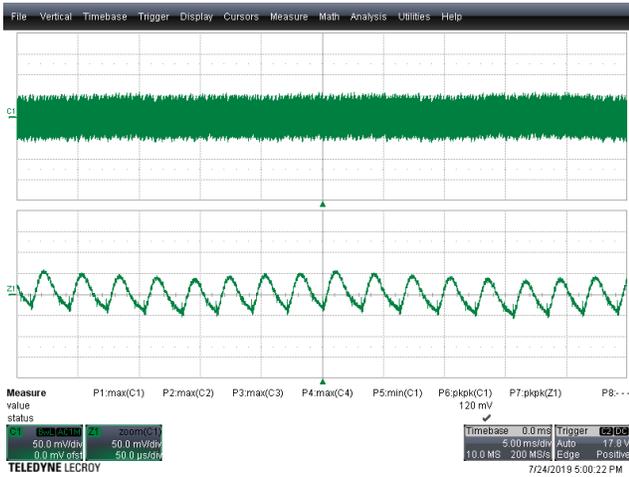


图84 - 输出电压纹波

$V_{IN} = 130\text{VDC}$, $I_{OUT} = 1.25\text{ A}$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 50 μs /格
 $V_{RIPPLE} = 120\text{ mV}_{P-P}$

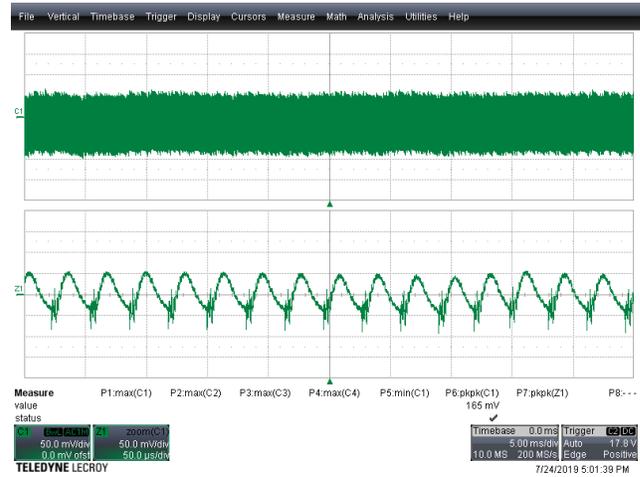


图85 - 输出电压纹波

$V_{IN} = 400\text{VDC}$, $I_{OUT} = 1.25\text{ A}$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 50 μs /格
 $V_{RIPPLE} = 165\text{ mV}_{P-P}$

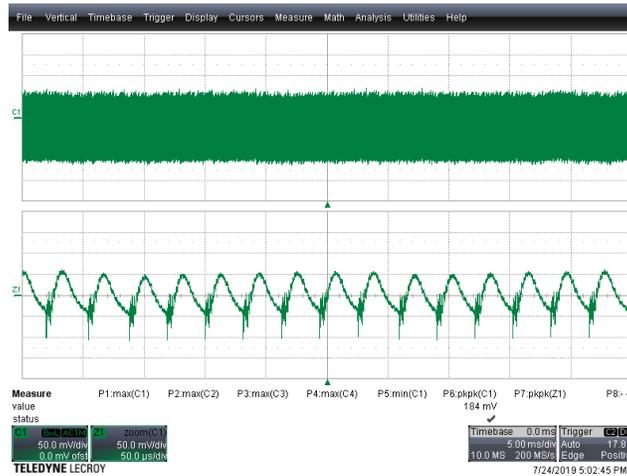


图86 - 输出电压纹波

$V_{IN} = 550\text{VDC}$, $I_{OUT} = 1.25\text{ A}$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 184\text{ mV}_{P-P}$

9.3.4 25%负载情况

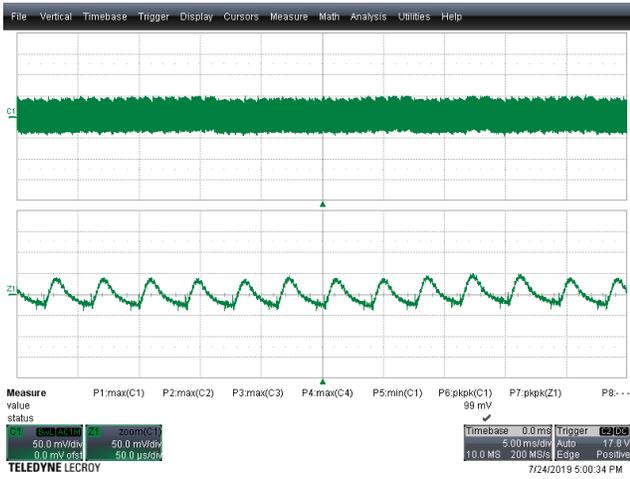


图87 - 输出电压纹波
 $V_{IN} = 130VDC$, $I_{OUT} = 0.625 A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 50 μs /格
 $V_{RIPPLE} = 99 mV_{P-P}$

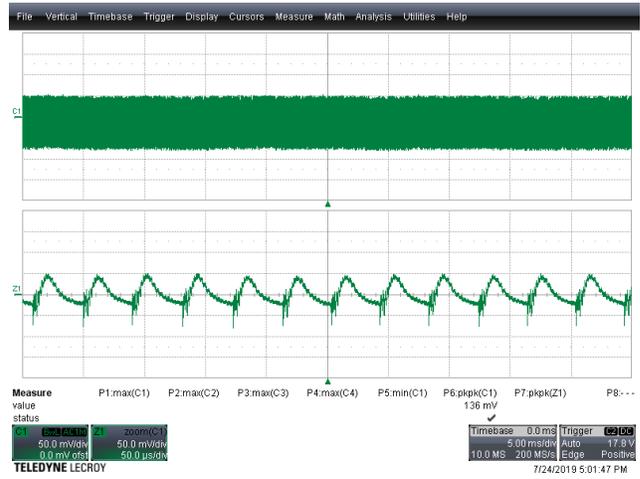


图88 - 输出电压纹波
 $V_{IN} = 400VDC$, $I_{OUT} = 0.625 A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 50 μs /格
 $V_{RIPPLE} = 136 mV_{P-P}$

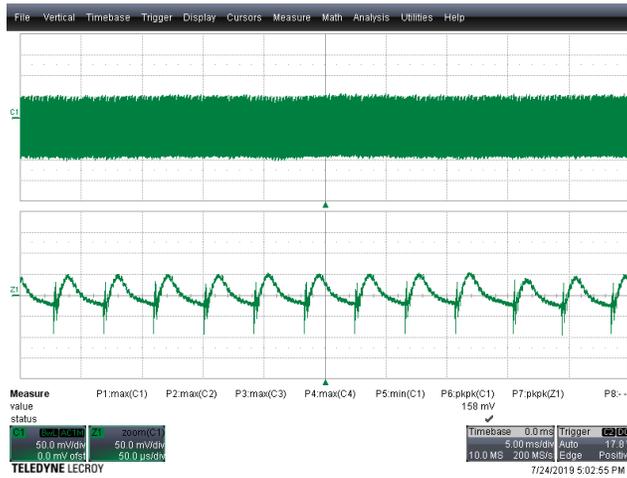


图89 - 输出电压纹波
 $V_{IN} = 550VDC$, $I_{OUT} = 0.625 A$
 上半部: V_{OUT} , 50mV, 5ms/格
 下半部: 缩放@ 20 μs /格
 $V_{RIPPLE} = 158 mV_{P-P}$

9.3.5 0%负载情况

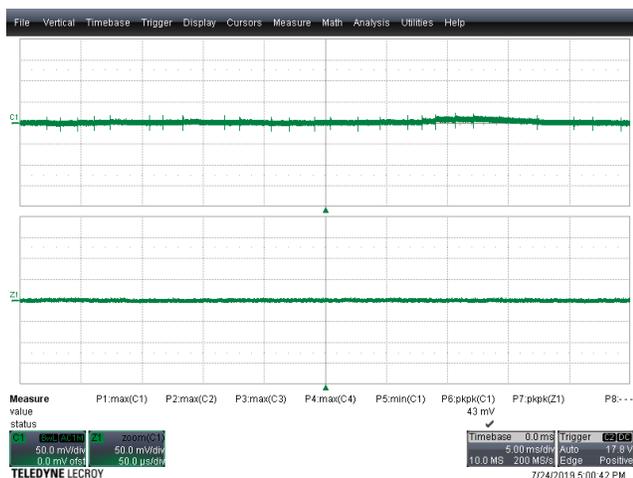


图90 - 输出电压纹波

$V_{IN} = 130\text{VDC}$, $I_{OUT} = 0\text{ A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 50 μs /格

$V_{RIPPLE} = 43\text{ mV}_{P-P}$

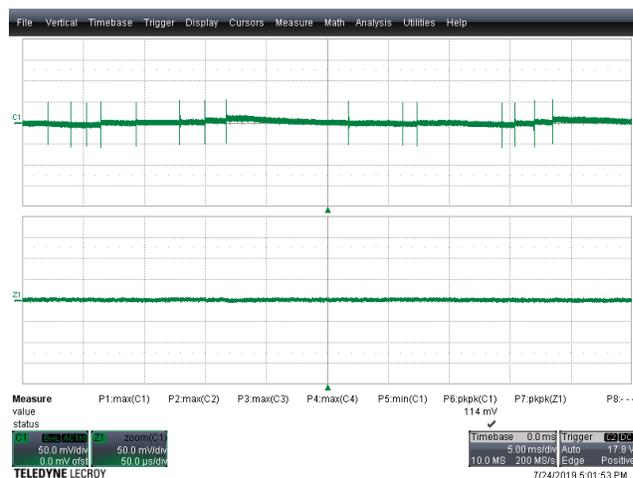


图91 - 输出电压纹波

$V_{IN} = 60\text{VDC}$, $I_{OUT} = 0\text{ A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 50 μs /格

$V_{RIPPLE} = 114\text{ mV}_{P-P}$

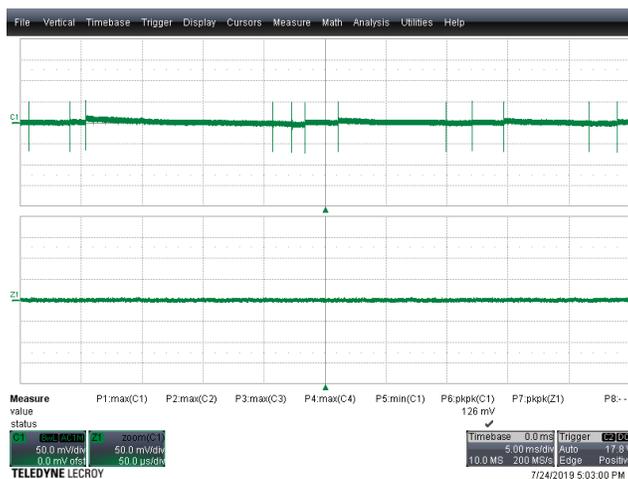


图92 - 输出电压纹波

$V_{IN} = 130\text{VDC}$, $I_{OUT} = 0\text{ A}$

上半部: V_{OUT} , 50mV, 5ms/格

下半部: 缩放@ 50 μs /格

$V_{RIPPLE} = 126\text{ mV}_{P-P}$

9.4 输出负载瞬态

9.4.1 输出负载瞬态, 100%至50%负载



图93 - 输出负载瞬态, 100%至50%负载
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$ 至 $0.425A$
 $V_{OUT(MAX)} = 11.79V$, $V_{OUT(MIN)} = 11.25V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 2 ms/格



图94 - 输出负载瞬态, 100%至50%负载
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$ 至 $0.625A$
 $V_{OUT(MAX)} = 12.16V$, $V_{OUT(MIN)} = 11.53V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 2 ms/格

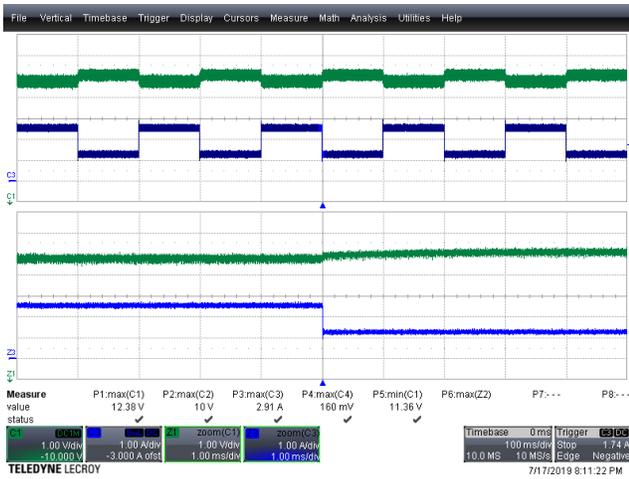


图95 - 输出负载瞬态, 100%至50%负载
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$ 至 $1.25A$
 $V_{OUT(MAX)} = 12.38V$, $V_{OUT(MIN)} = 11.36V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 1 ms/格

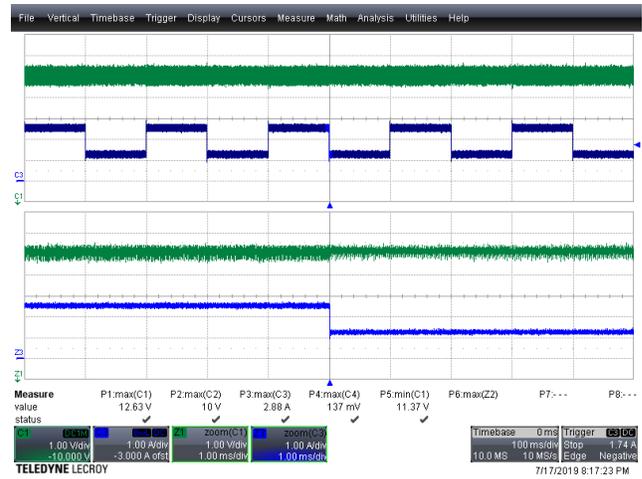


图96 - 输出负载瞬态, 100%至50%负载
 $V_{IN} = 400VDC$, $I_{OUT} = 2.5A$ 至 $1.25A$
 $V_{OUT(MAX)} = 12.63V$, $V_{OUT(MIN)} = 11.37V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 1 ms/格

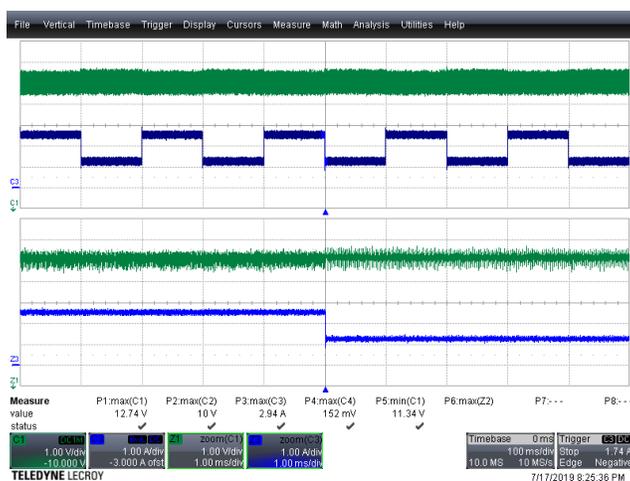


图97 - 输出负载瞬态, 100%至50%负载
 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$ 至 1.25A
 $V_{OUT(\text{MAX})} = 12.74\text{V}$, $V_{OUT(\text{MIN})} = 11.34\text{V}$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 2 ms/格

9.4.2 输出负载瞬态, 100%至0%负载

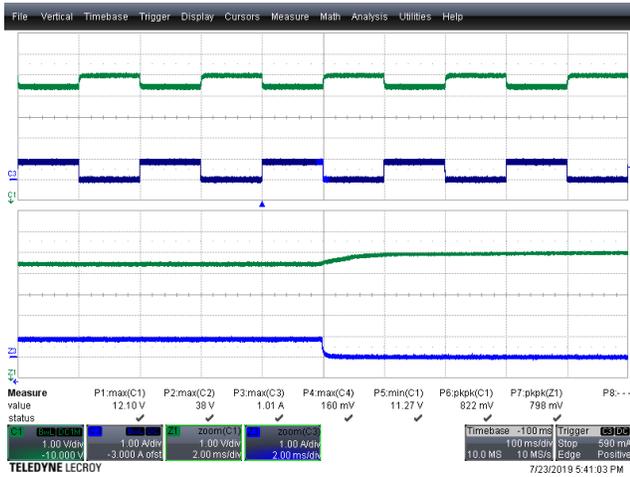


图98 - 输出负载瞬态, 100%至0%负载
 $V_{IN} = 30VDC$, $I_{OUT} = 0.85A$ 至 $0A$
 $V_{OUT(MAX)} = 12.10V$, $V_{OUT(MIN)} = 11.27V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 2 ms/格



图99 - 输出负载瞬态, 100%至0%负载
 $V_{IN} = 60VDC$, $I_{OUT} = 1.25A$ 至 $0A$
 $V_{OUT(MAX)} = 12.10V$, $V_{OUT(MIN)} = 11.49V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 2 ms/格

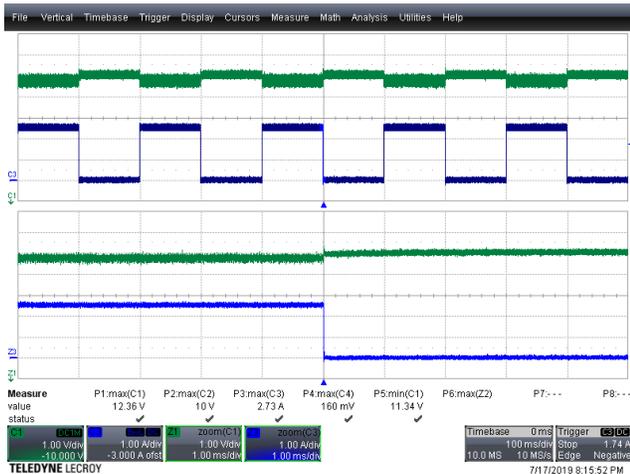


图100 - 输出负载瞬态, 100%至0%负载
 $V_{IN} = 130VDC$, $I_{OUT} = 2.5A$ 至 $0A$
 $V_{OUT(MAX)} = 12.36V$, $V_{OUT(MIN)} = 11.34V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 1 ms/格



图101 - 输出负载瞬态, 100%至0%负载
 $V_{IN} = 400VDC$, $I_{OUT} = 2.5A$ 至 $0A$
 $V_{OUT(MAX)} = 12.65V$, $V_{OUT(MIN)} = 11.21V$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 1 ms/格

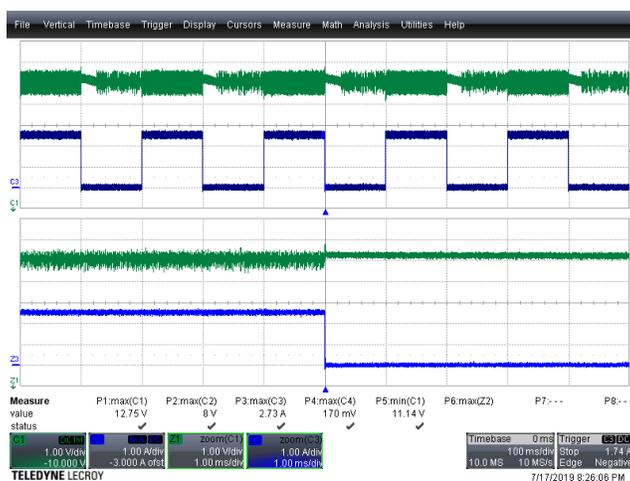


图102 - 输出负载瞬态，100%至0%负载
 $V_{IN} = 550\text{VDC}$, $I_{OUT} = 2.5\text{A}$ 至 1.25A
 $V_{OUT(\text{MAX})} = 12.75\text{ V}$, $V_{OUT(\text{MIN})} = 11.14\text{ V}$
 上: V_{OUT} , 1V, 100ms/格
 下: I_{OUT} , 1A, 100ms/格
 下半部: 缩放@ 2 ms/格

9.5 输出短路保护自动重启测试

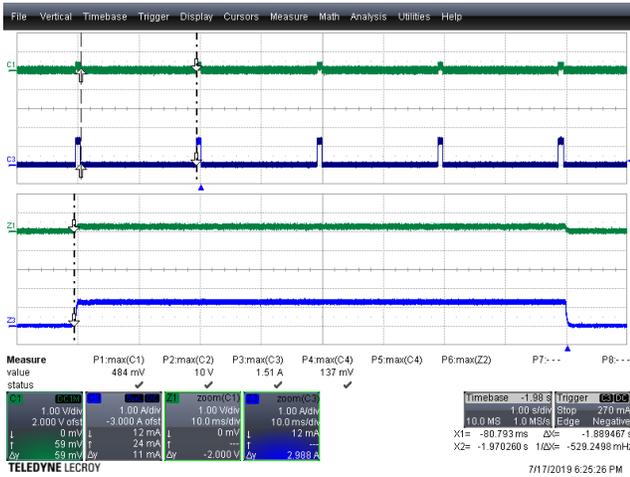


图103 - 30VDC, 输出短路

$V_{IN} = 30VDC$
 $AR_{Ton} = 81ms$, $AR_{Toff} = 1.88s$
 上: V_{OUT} , 1V, 1s/格
 下: I_{OUT} , 1A, 1s/格
 下半部: 缩放@ 10 ms/格

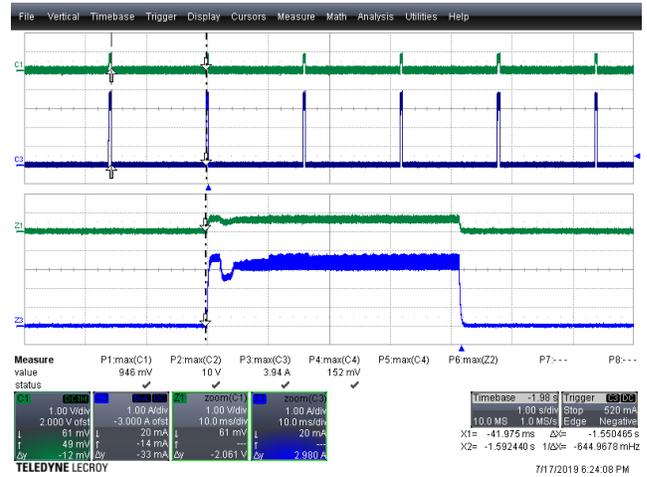


图104 - 60VDC, 输出短路

$V_{IN} = 60VDC$
 $AR_{Ton} = 41ms$, $AR_{Toff} = 1.55s$
 上: V_{OUT} , 1V, 1s/格
 下: I_{OUT} , 1A, 1s/格
 下半部: 缩放@ 10 ms/格

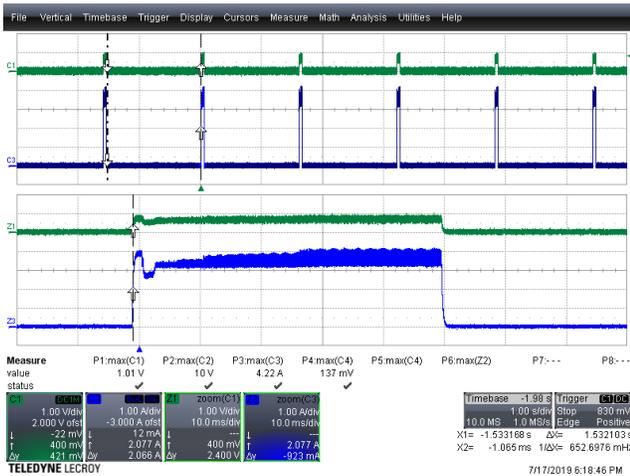


图105 - 130VDC, 输出短路

$V_{IN} = 130VDC$
 $AR_{Ton} = 50ms$, $AR_{Toff} = 1.53s$
 上: V_{OUT} , 1V, 1s/格
 下: I_{OUT} , 1A, 1s/格
 下半部: 缩放@ 10 ms/格

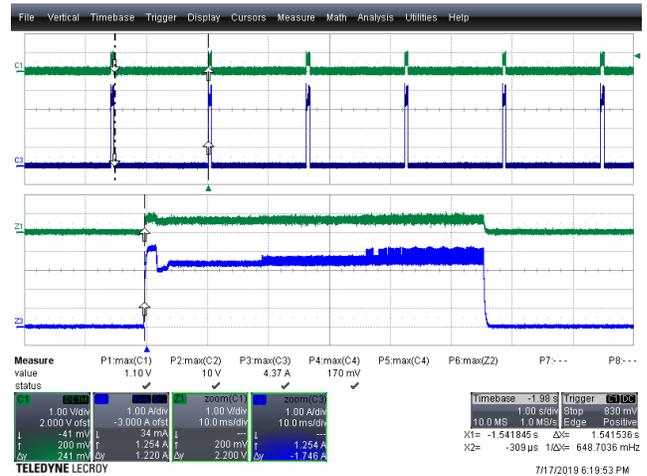


图106 - 400VDC, 输出短路

$V_{IN} = 400VDC$
 $AR_{Ton} = 56ms$, $AR_{Toff} = 1.54s$
 上: V_{OUT} , 1V, 1s/格
 下: I_{OUT} , 1A, 1s/格
 下半部: 缩放@ 10 ms/格

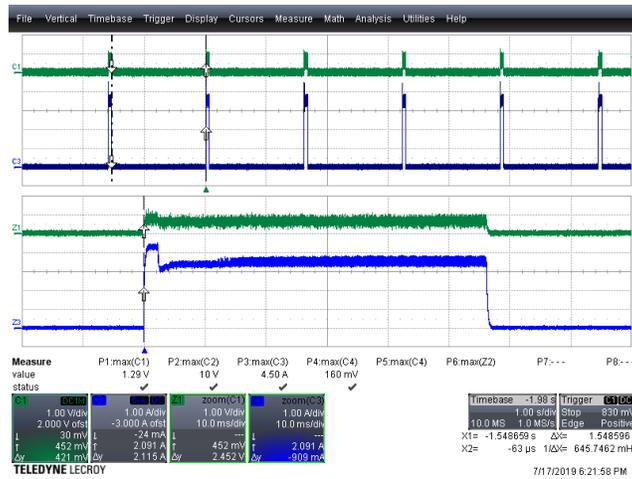


图107 - 550VDC, 输出短路

$V_{IN} = 550VDC$

$AR_{Ton} = 56ms, AR_{Toff} = 1.54s$

上: V_{OUT} , 1V, 1s/格

下: I_{OUT} , 1A, 1s/格

下半部: 缩放@ 10 ms/格

10 温升性能(SR FET)

所有测量均在室温环境下连续工作2小时后进行。

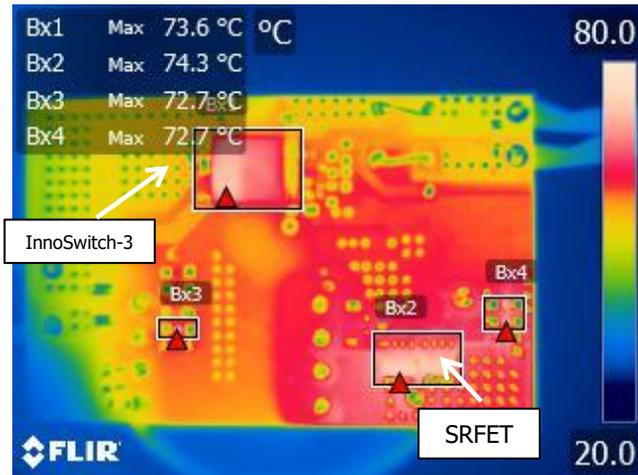


图108 - 130VDC 2.5A, 满载
InnoSwitch3-AQ的温度: 73.6° C
SR FET的温度: 74.3° C
环境温度: 28.5° C

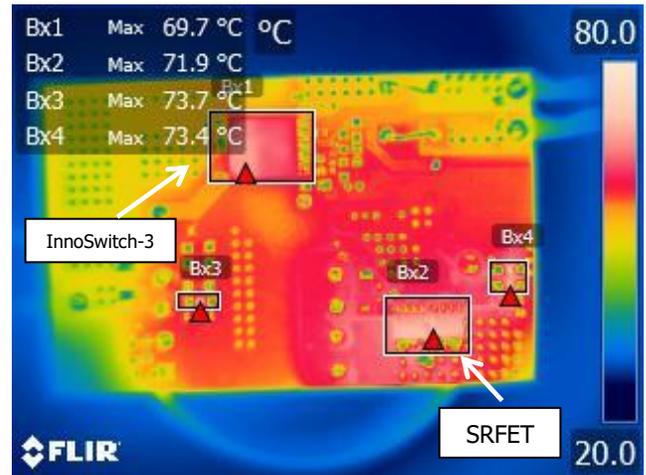


图109 - 400VDC 2.5A, 满载
InnoSwitch3-AQ的温度: 69.7° C
SR FET的温度: 71.9° C
环境温度: 26.8° C

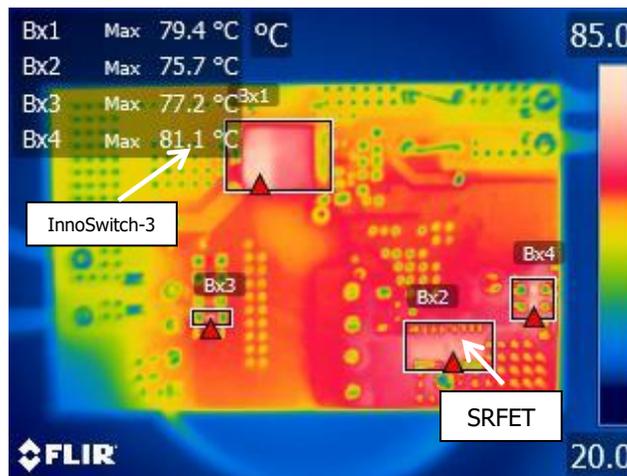


图110 - 500VDC 2.5A, 满载
InnoSwitch3-AQ的温度: 79.4° C
SR FET的温度: 75.7° C
环境温度: 28.2° C

元件	130VDC温度 (°C)	400VDC温度 (°C)	500VDC温度 (°C)
U1 (初级控制器) - Bx1	73.6	69.7	79.4
Q1, Q2 (SR FET) - Bx2	74.3	71.9	75.7
环境	28.5	26.8	28.2
IC温升相对于环境的变化 (差异)	45.1	42.9	51.2

10.1 INN3977CQ温升相对于输出功率的变化

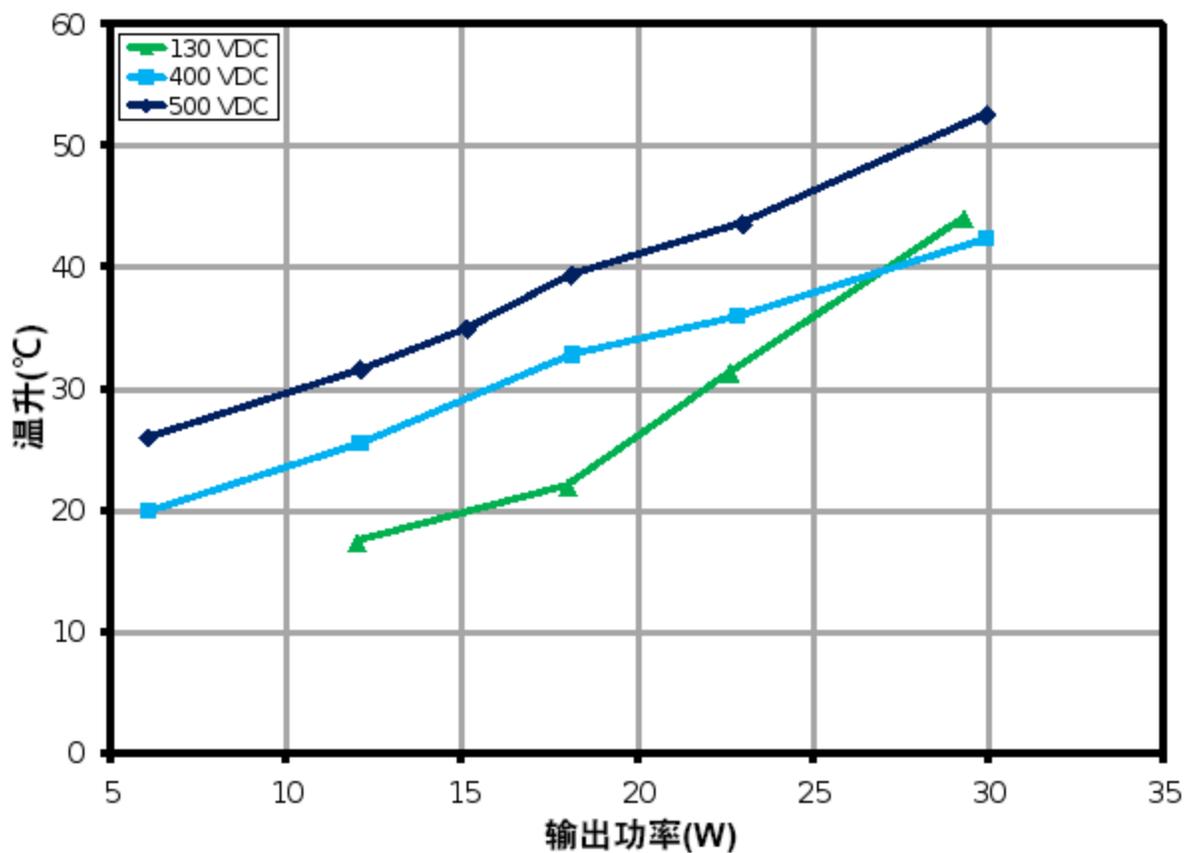


图111 - 输出功率相对于InnoSwitch3-AQ温升的变化

12 温升性能 (Qspeed二极管)

所有测量均在室温环境下连续工作2小时后进行。

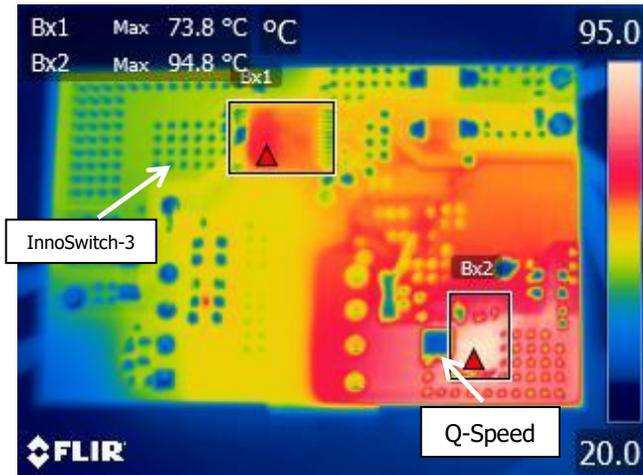


图112 – 130VDC 2.5A, 满载

InnoSwitch3-AQ的温度: 73.8°C

SR FET的温度: 94.8°C

环境温度: 27.3 °C

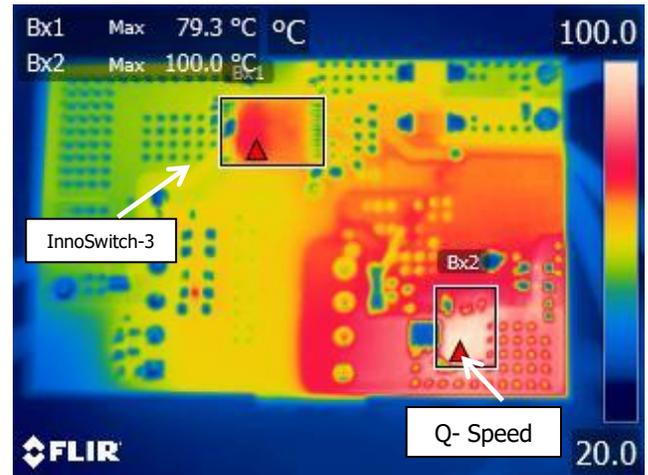


图113 – 400VDC 2.5A, 满载

InnoSwitch3-AQ的温度: 79.3°C

SR FET的温度: 100°C

环境温度: 28.3°C

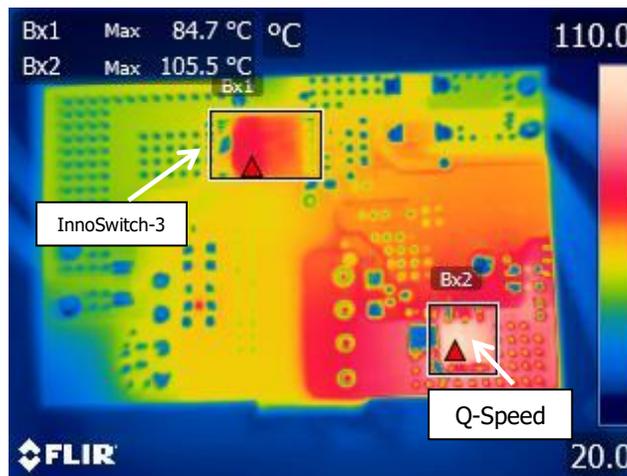


图114 – 500VDC 2.5A, 满载

InnoSwitch3-AQ的温度: 84.7°C

SR FET的温度: 105.5°C

环境温度: 27.3 °C

元件	130VDC温度 (°C)	400VDC温度 (°C)	500VDC温度 (°C)
U1 (初级控制器) - Bx1	73.8	79.3	84.7
Q1 (Qspeed二极管) - Bx2	94.8	100	105.5
环境	27.3	28.3	27.3
IC温升相对于环境的变化 (差异)	46.5	51	57.4



13 -40°C和+85°C工作测试

在-40° C满载下启动						
环境温度 (°C)	V _{IN} (VDC)	输入功率 (W)	输入电流 (mA)	V _{OUT} (V)	I _{OUT} (A)	效率 (%)
-40°C	30	11.3	505	11.2	0.9	83.7
	60	17.1	470	11.7	1.3	86.4
	130	33.6	518	11.8	2.5	87.8
	400	37.6	287	12.3	2.5	81.8
	550	37.9	239	12.3	2.5	81.1
在满载下运行一小时后, 未出现OTP						
环境温度 (°C)	V _{IN} (VDC)	输入功率 (W)	输入电流 (mA)	V _{OUT} (V)	I _{OUT} (A)	效率 (%)
85°C	30	11.6	516	11.51	0.85	84.3
	60	16.5	455	11.66	1.25	88.3
	130	33.5	523	11.56	2.5	86.3
	400	33.5	298	11.74	2.5	87.6
	550	34.6	249	11.75	2.5	84.9

15 版本历史

日期	作者	修订版本	说明和变更	审核者
2020年2月11日	DK	1.0	初始版本	Apps & Mktg
2020年4月9日	KM	1.1	新增了测试点内容	Apps & Mktg
2020年6月9日	KM	1.2	转换为RDR。	Apps & Mktg
2020年8月31日	KM	1.3	更新了图13。	Apps & Mktg
2021年4月6日	DK	1.4	更新到E版PCB。更新了BOM和电路原理图。	Apps & Mktg
2022年11月4日	KM	1.5	更新了PCB图片和格式	Apps & Mktg



有关最新产品信息，请访问：www.power.com

Reference Designs are technical proposals concerning how to use Power Integrations' gate drivers in particular applications and/or with certain power modules. These proposals are "as is" and are not subject to any qualification process. The suitability, implementation and qualification are the sole responsibility of the end user. The statements, technical information and recommendations contained herein are believed to be accurate as of the date hereof. All parameters, numbers, values and other technical data included in the technical information were calculated and determined to our best knowledge in accordance with the relevant technical norms (if any). They may base on assumptions or operational conditions that do not necessarily apply in general. We exclude any representation or warranty, express or implied, in relation to the accuracy or completeness of the statements, technical information and recommendations contained herein. No responsibility is accepted for the accuracy or sufficiency of any of the statements, technical information, recommendations or opinions communicated and any liability for any direct, indirect or consequential loss or damage suffered by any person arising therefrom is expressly disclaimed.

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits' external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.power.com/ip.htm>.

Power Integrations, the Power Integrations logo, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3 and SCALE-iDriver, are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2019, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Worldwide: +1-65-635-64480
Americas: +1-408-414-9621
e-mail: usasales@power.com

中国（上海）

徐汇区漕溪北路88号圣爱广场
1601-1603室
上海|中国, 200030
电话: +86-21-6354-6323
电子邮箱: chinasales@power.com

中国（深圳）

南山区科技南八路二号豪威科技大厦17层
深圳|中国, 518057
电话: +86-755-8672-8689
电子邮箱: chinasales@power.com

德国（AC-DC/LED业务销售）

Einsteinring 24
85609 Dornach/Aschheim
Germany
Tel: +49-89-5527-39100
e-mail: eurosales@power.com

德国（门极驱动器销售）

HellwegForum 1
59469 Ense
Germany
Tel: +49-2938-64-39990
e-mail: igbt-driver.sales@power.com

印度

#1, 14th Main Road
Vasanthanagar
Bangalore-560052
India
Phone: +91-80-4113-8020
e-mail: indiasales@power.com

意大利

Via Milanese 20, 3rd Fl.
20099 Sesto San Giovanni (MI) Italy
Phone: +39-024-550-8701
e-mail: eurosales@power.com

日本

Yusen Shin-Yokohama 1-chome Bldg.
1-7-9, Shin-Yokohama, Kohoku-ku
Yokohama-shi,
Kanagawa 222-0033 Japan
Phone: +81-45-471-1021
e-mail: japansales@power.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D,
159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728 Korea
Phone: +82-2-2016-6610
e-mail: koreasales@power.com

新加坡

51 Newton Road,
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
e-mail: singaporeales@power.com

台湾地区

5F, No. 318, Nei Hu Rd.,
Sec. 1
Nei Hu District
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
e-mail: taiwansales@power.com

英国

Building 5, Suite 21
The Westbrook Centre
Milton Road
Cambridge
CB4 1YG
Phone: +44 (0) 7823-557484
e-mail: eurosales@power.com



Power Integrations, Inc.

电话: +1 408 414 9200 传真: +1 408 414 9201
www.power.com