

应用指南AN-109 LinkSwitch-XT2SR产品系列

设计指南

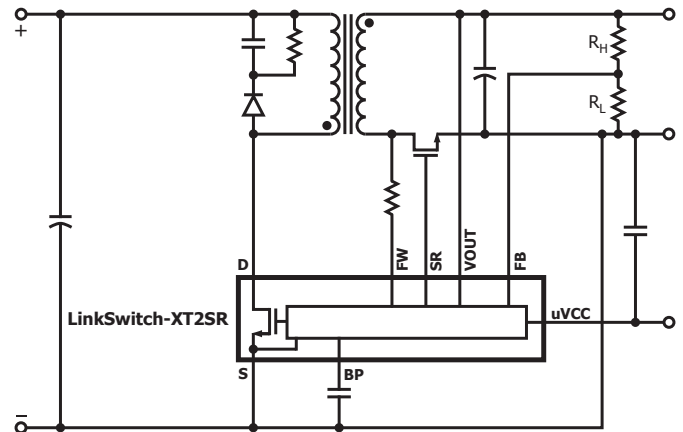
简介

LinkSwitch™-XT2SR系列器件是高度集成的离线式开关IC，具有同步整流驱动器和集成的3.3V LDO (uVCC)输出，适用于非隔离反激式变换器，能够在通用输入电压下提供高达12W的功率，或在仅高压输入电压下提供15W的功率。在输出绕组上使用同步整流代替二极管整流，可大幅提高变换效率，最高可提升7%。3.3 V (uVCC)用于为外部微处理器单元(MCU)供电，无需外部LDO，从而简化设计。LinkSwitch-XT2SR产品系列提供两种额定耐压选项，集成725V额定耐压的内部功率MOSFET开关管的器件适用于通用输入电压范围（即90 – 265VAC），而集成900V额定耐压开关管的器件则适用于最高为440VAC的工业输入电压范围，或用于提供额外的安全裕量。两者都具有出色的抗浪涌性能。

采用LinkSwitch-XT2SR的电源可轻松实现零空载功率(<5 mW)，符合全球各项待机功耗要求及能效法规。

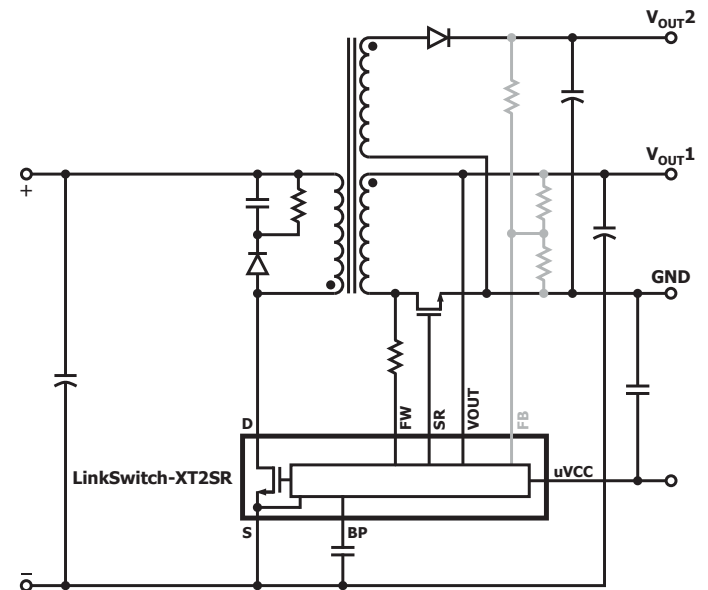
目标应用为不需要（安全）隔离的家电、智能家居/商业自动化和工业系统市场。通常用作辅助电源，单路输出电压为5V或12V，也可用于5V和12V双路输出，还可利用集成的3.3V LDO (uVCC)为Wi-Fi或蓝牙模块以及MCU等外围电路供电，几乎不会影响效率。LinkSwitch-XT2SR的另一个独有特性是无需偏置绕组为IC本身供电，从而实现零空载功耗。无偏置供电这一特性将允许使用简单的双绕组变压器，该变压器可以自动构建，从而显著节省系统成本。LinkSwitch-XT2SR IC有内部FB和外部FB两个选项，前者无需反馈分压器电路即可工作，适用于5V或12V单路输出，后者适用于双路输出设计，需要共享输出检测以实现更严格的调整，且可提供5V或12V以外的输出电压（见图1和图2）。

LinkSwitch-XT2SR IC提供内部保护和功能，无需设计人员介入，具体如下：1)自动重新启动，可限制过载或输出短路期间的器件和电路功耗；2)滞回过温保护(OTP)，可在过热故障期间禁止开关；3)输出过压保护(OVP)，设置为输出电压的120%；以及4)频率抖动，通过调制开关频率来降低EMI。



PI-9679a-022823

图 1. 显示LinkSwitch-XT2SR单路输出(VOUT)和可选外部反馈的电路原理图示例



PI-9679b-101723

图 2. 显示LinkSwitch-XT2SR双路输出(VOUT)和可选外部反馈的电路原理图示例
注：对于双路输出设计，使用二极管整流器可获得更高的电压输出。

PIXIs设计详情

使用PIXIs工具时，必须反复调整设计，直到不再出现警告。可以根据设计表格最右边一栏的指导方法来处理警告。清除所有警告后，使用“变压器设计”工具优化变压器，然后生成可用于创建变压器样品的设计文档。

从链接<https://www.power.com/piexpert/login>打开LinkSwitch-XT2SR的相应PIXIs Designer设计表格

第1步 – 输入应用变量

VACMIN、**VACMAX**、**fL**、**LINE RECTIFICATION TYPE**（输入电压整流类型）、**VOUT**、**IOUT**、**EFFICIENCY**（效率）、**CIN**、**VMIN**、**FEEDBACK**（反馈）、**INPUT STAGE RESISTANCE**（输入级电阻）

| ACDC_LinkSwitchXT2SR_Flyback_081 623; Rev.1.1; Copyright Power Integrations 2023 | INPUT | INFO | OUTPUT | UNIT | ACDC LinkSwitch-XT2SR Flyback Design Spreadsheet |
|--|----------|------|-----------|------|---|
| ENTER APPLICATION VARIABLES | | | | | |
| LINE VOLTAGE RANGE | | | UNIVERSAL | | 交流输入电压范围 |
| VACMIN | | | 90.00 | V | 最小交流输入电压 |
| VACMAX | | | 265.00 | V | 最大交流输入电压 |
| fL | | | 60.00 | Hz | AC电网频率 |
| LINE RECTIFICATION TYPE | F | | F | | 输入电压整流类型。全波整流时选择“F”，半波整流时选择“H” |
| VOUT | | | 5.00 | V | 输出电压 |
| IOUT | 2.400 | | 2.400 | A | 平均输出电流 |
| EFFICIENCY (User Estimate) | | | 0.80 | | 预估总效率 |
| LOSS ALLOCATION FACTOR | | | 0.50 | | 初级开关关断状态下的功率损耗与系统总损耗之比 |
| POUT | | | 12.00 | W | 连续输出功率 |
| CIN | 30.00 | | 30.00 | uF | 输入电容 |
| VMIN | | | 99.77 | V | 整流后最小交流输入电压的波谷电压 |
| VMAX | | | 374.77 | V | 最大交流输入电压的峰值电压 |
| FEEDBACK | EXTERNAL | | EXTERNAL | | 反馈类型：选择“INTERNAL”（内部）或“EXTERNAL”（外部） |
| INPUT STAGE RESISTANCE | | | 10.0 | Ohms | 输入级电阻（包括热敏电阻、滤波元件等） |
| PLOSS_INPUTSTAGE | | | 0.226 | W | 最大输入级功率损耗 |

表 1. LinkSwitch-XT2SR设计表格中的应用变量部分

AC输入电压、VACMIN和VACMAX

从表2当中确定输入电压范围。对于通用输入电压范围，VACMIN和VACMAX分别使用90VAC和265VAC。

| 地区 | 额定输入电压 (VAC) | 最小输入电压 (VAC) | 最大输入电压 (VAC) | 额定工频 (Hz) |
|-----------------------------|--------------|--------------|--------------|-----------|
| 日本 | 100 | 85 | 132 | 50/60 |
| 美国、加拿大 | 120 | 90 | 132 | 60 |
| 澳大利亚、中国、欧盟国家、印度、韩国、马来西亚、俄罗斯 | 230 | 185 | 265 | 50 |
| 印度尼西亚、泰国、越南 | 115、120、127 | 90 | 155 | 50/60 |
| | 220、230 | 185 | 265 | 50/60 |
| | 240 | 185 | 265 | 50 |

表 2. 全球输入电压范围和工频标准参考

工频, f_L

对于通用输入电压或单电压100VAC输入取值50Hz，对于单电压115VAC输入取值60Hz。对于单电压230VAC输入取值50Hz。这些值代表典型工频，对大多数应用而言，这些值足以满足总体设计裕量。对于绝对最差情况，假设工频公差为 $\pm 6\%$ 。

LINE RECTIFICATION TYPE (输入整流类型)

全波整流时选择“F”，半波整流时选择“H”。

输出电压, V_{OUT} (V)

在连续输出负载情况下，录入电源主输出的额定输出电压。通常，反馈电路都是连接到主输出上。

输出电流, I_{OUT} (A)

录入电源的输出电流。

这应该是最大输出电流。在多路输出设计中，应增大主输出（通常有反馈电路连接的输出）的输出功率，使得主输出的最大连续输出功率与所有输出的综合输出功率相匹配。其他各路输出的输出电压及电流应输入在设计表格底部的单元内。

电源效率, η

这是在负载点测得的完整电源效率，如果没有更好的数据，或在原型样品上进行测量之前，5.0V输出取值0.8。

电源损耗分配因子

该因子表示电源初级和次级之间的损耗比例。如果没有合适的的数据，建议使用如下的取值：

$$Z = \frac{\text{次级损耗}}{\text{总损耗}}$$

- 典型的Z值：0.5

总输入电容量, C_{IN} (μF)

参照表3录入总输入电容量。输入电容量用来计算大电容两端的最小及最大直流输入电压。必须使用足够的输入电容保证最小直流输入电压 $V_{MIN} > 50V$ ，理想情况下 $V_{MIN} > 70V$ 。

| 交流输入电压(VAC) | 每瓦特输出功率应使用的总输入电容量, $\mu F/W$ | |
|-------------|------------------------------|------|
| | 全波整流 | 半波整流 |
| 100/115 | 2-3 | 4-5 |
| 230 | 1-2 | 2-3 |
| 90 - 265 | 2-3 | 4-5 |

表 3. 不同输入电压范围的建议总输入电容量

VMIN

整流后最小交流输入电压的谷值电压。用户录入的VMIN值将用于所有计算，该情形下，忽略输入电容(CIN)的任何影响。

FEEDBACK (反馈)

如果VOUT为5V或12V，选择INTERNAL（内部）；如果VOUT不是5V或12V，或是需要共享反馈进行调整的双路输出，则选择EXTERNAL（外部）。

INPUT STAGE RESISTANCE (输入级电阻)

包括热敏电阻、滤波元件等。

第2步 – 录入LinkSwitch-XT2SR变量

要选择正确的LinkSwitch-XT2SR器件，请参阅LinkSwitch-XT2SR数据手册中的功率对照表，然后根据设计的输入电压、壳体类型和输出功率进行选择。

最大输出功率对照表

| 型号 | 敞开式 ^{1,2} | |
|-----------------|--------------------|-------------|
| | 725V MOSFET | 230VAC |
| LNK3771D | 7W | 6W |
| LNK3772D | 12W | 10W |
| LNK3773D | 15W | 12W |
| 900V开关管 | 230VAC | 85 - 484VAC |
| LNK3792D | 12W | 10W |

备注:

1. 最小峰值功率。
2. 最大输出功率取决于具体的设计，芯片塑封体温度必须 $<125^{\circ}\text{C}$ 。

表 4. 输出功率对照表

| LINKSWITCH-XT2 VARIABLES | | | | | |
|--------------------------|----------|--|----------|------|---------------------------------------|
| DEVICE SERIES | LNK3773D | | LNK3773D | | 通用LinkSwitch-XT2SR器件代码 |
| POUT_MAX | | | 12 | W | 器件基于温升性能的功率能力 |
| ILIMITMIN | | | 0.478 | A | 器件的最小限流点 |
| ILIMITTYP | | | 0.514 | A | 器件的典型限流点 |
| ILIMITMAX | | | 0.550 | A | 器件的最大限流点 |
| RDSON | | | 6.85 | Ohms | 在 100°C 下的开关导通状态漏源极电阻 |
| FSMIN | | | 62000 | Hz | 最小开关频率 |
| FSTYP | | | 66000 | Hz | 典型开关频率 |
| FSMAX | | | 70000 | Hz | 最大开关频率 |
| BVDSS | | | 725 | V | 器件击穿电压 |

表 5. LinkSwitch-XT2SR设计表格中的LinkSwitch-XT2SR变量部分

反射输出电压, VOR (V)

该参数是通过变压器的圈数比（在输出整流管导通期间）反射回初级的次级绕组电压。缺省值取90V，但也可将此值增加到150V，这样对于选定的LinkSwitch-XT2SR器件而言可提高其最大输出功率能力。一般来讲，先选取默认值90V进行设计，必要时可以更改该取值，保证 K_p 值高于0.6的下限值。

LinkSwitch-XT2SR导通状态漏源极电压, V_{DSON} (V)

该参数为LinkSwitch-XT2SR IC的漏极源极间的平均导通电压。如果灰色单元格内为空，则假设的默认值为2V。如果没有合适的数值，使用默认值即可。

计算得出的纹波电流与峰值电流的比率, K_p

该值低于1时，表示连续导通模式。

此时， K_p 为纹波电流与峰值初级电流的比率(K_{Rp})。该值大于1时，表示断续导通模式。此时， K_p 为初级功率MOSFET关断时间与次级二极管导通时间的比率(K_{Dp})。 K_p 取值应在0.6到6之间($0.6 < K_p < 6$)。如果取值超出这个范围，相应的建议会在该单元格中给出。该值大于1时，115VAC下机器工作于断续模式，此模式下EMI的噪声更低。

| | | | | | |
|-------------------------------|------|--|--------|--------|---------------------|
| PRIMARY WAVEFORM PARAMETERS | | | | | |
| OPERATION MODE | | | CCM | | 连续工作模式 |
| VOR | 92.0 | | 92.0 | V | 初级开关关断时, 初级绕组上的反射电压 |
| VDSON | | | 2.00 | V | 初级开关导通时间漏源极电压 |
| VDSOFF | | | 536.8 | V | 初级开关关断时间漏源极电压应力 |
| KRP/KDP | | | 0.676 | | 工作趋向于连续或断续的程度 |
| KP_TRANSIENT | | | 0.312 | | 动态条件下的KP值 |
| DUTY | | | 0.485 | | 最大占空比 |
| TIME_ON_MIN | | | 2.731 | us | 初级开关最小导通时间 |
| IPEAK_PRIMARY | | | 0.550 | A | 最大初级峰值电流 |
| IPED_PRIMARY | | | 0.155 | A | 最大初级基值电流 |
| Iavg_PRIMARY | | | 0.153 | A | 最大初级平均电流 |
| IRMS_PRIMARY | | | 0.240 | A | 初级电流的最大有效值 |
| PLOSS_SWITCH | | | 0.512 | W | 初级开关管最大功率损耗 |
| THERMAL RESISTANCE OF SWITCH | | | 95 | degC/W | 初级开关管的净热阻 |
| T_RISE_SWITCH | | | 48.6 | degC | 开关管的最大温升 (摄氏度) |
| LPRIMARY_MIN | | | 2130 | uH | 最小初级电感 |
| LPRIMARY_TYP | | | 2366 | uH | 典型初级电感 |
| LPRIMARY_MAX | | | 2603 | uH | 最大初级电感 |
| LPRIMARY_TOL | | | 10 | % | 初级电感公差 |
| | | | | | |
| | | | | | |
| | | | | | |
| SECONDARY WAVEFORM PARAMETERS | | | | | |
| IPEAK_SECONDARY | | | 10.010 | A | 峰值次级电流 |
| IRMS_SECONDARY | | | 4.494 | A | 次级电流的最大有效值 |
| IRIPPLE_SECONDARY | | | 10.010 | A | 次级电流的最大纹波值 |
| PIV_SECONDARY | | | 25.5 | V | 次级整流管的峰值反向电压 |
| VF_SECONDARY | 0.10 | | 0.10 | V | 次级整流管的正向电压降 |

表 6. LinkSwitch-XT2SR设计表格中的初级波形参数部分

同步整流管导通状态漏源极电压, $V_{DS(on)}$ (V)

录入SR FET的漏极源极间的平均导通电压。SR FET $V_{DS(on)}$ (V)取值0.1V。

| SECONDARY WAVEFORM PARAMETERS | | | | | |
|-------------------------------|------|--|--------|---|--------------|
| IPEAK_SECONDARY | | | 10.010 | A | 峰值次级电流 |
| IRMS_SECONDARY | | | 4.494 | A | 次级电流的最大有效值 |
| IRIPPLE_SECONDARY | | | 10.010 | A | 次级电流的最大纹波值 |
| PIV_SECONDARY | | | 25.5 | V | 次级整流管的峰值反向电压 |
| VF_SECONDARY | 0.10 | | 0.10 | V | 次级整流管的正向电压降 |

表 7. LinkSwitch-XT2SR设计表格中的次级波形参数部分

第3步 – 变压器结构参数

磁芯等效截面积, A_e (mm²)

磁芯等效路径长度, L_e (mm)

磁芯无气隙等效电感量, AL (nH/turns²)

磁芯体积, V_e (mm³)

骨架窗口面积, AW (mm)

骨架宽度, (mm)

骨架平均每圈长度, MLT (mm)

在默认情况下, 如果磁芯类型单元格为空, 设计表格会自动选用EE13磁芯。用户可以更改这一选择, 根据输出功率选用其他容易得到的常用磁芯(见表8)。对这些值的更改将改变给定磁芯尺寸的功率能力, 因此表8应仅供参考。设计表格中灰色的单元格内可以直接输入磁芯和骨架的参数。这样当磁芯列表中没有用户使用的磁芯或用户选用特殊的磁芯及骨架参数时, 用户可自行输入相应的参数。

| 磁芯尺寸 | 建议功率范围 |
|---------------------------------------|--------|
| EE8、EE10、EF10、EFD12、EP10、EPC13 | <5W |
| EE13、EE16、EFD15、EE19、EF12.6、EI16、EP13 | <10W |
| EE22、EFD20、RM5、EE25 | <20W |
| EFD25、RM6 | <30W |

表 8. 常用磁芯以及这些磁芯可用于典型设计的输出功率水平

| TRANSFORMER CONSTRUCTION PARAMETERS | | | | | |
|-------------------------------------|---------|--|---------|----------------------|-------------|
| Core Selection | | | | | |
| CORE | CUSTOM | | CUSTOM | | 选择变压器磁芯 |
| CODE CODE | EFD25 | | EFD25 | | 磁芯物料号 |
| BOBBIN | EFD25-H | | EFD25-H | | 磁芯物料号 |
| AE | 58.00 | | 58.00 | mm ² | 磁芯的截面积 |
| LE | 57.00 | | 57.00 | mm | 磁芯的等效磁路长度 |
| AL | 2000.0 | | 2000.0 | nH/(T ²) | 磁芯的无气隙等效电感量 |
| VE | 3300.0 | | 3300.0 | mm ³ | 磁芯的有效体积 |
| AW | 40.70 | | 40.70 | mm ² | 骨架窗口面积 |
| BW | 16.10 | | 16.10 | mm | 骨架宽度 |
| MLT | 50.00 | | 50.00 | mm | 骨架平均每圈长度 |
| MARGIN | | | 0.00 | mm | 安全边距 |

表 9. LinkSwitch-XT2SR设计表格中的变压器结构参数部分

最大工作磁通密度是一个计算得出的参数。建议正常工作时将限制设为3000高斯。这也会在启动和输出短路期间控制最大磁通密度，此时输出电压较低，可供磁芯复位的能量非常少。缺乏完全复位将导致变压器磁通密度上升并逐渐超过正常水平。而一旦选择了具有内置保护特性的LinkSwitch-XT2SR器件，其峰值限流点也就固定了。在此限流点的磁通密度选择3000高斯，可以保证在启动及输出短路情况下磁芯不会饱和。LinkSwitch-XT2SR IC跳周期工作模式会使变压器产生音频频率分量。遵循上述峰值磁通密度指南并使用标准的变压器生产浸漆工艺，就可以基本上消除音频噪声。在设计确认前，要使用生产线上的变压器样品仔细进行噪声性能测试。使用Z5U等介电材料的陶瓷电容在钳位电路中也可能产生音频噪声。如果是这种情况，请更换使用不同介电材料（如聚酯薄膜）的电容，以帮助降低噪声。

初级圈数, $N_{Primary}$

一般来说，它应该是符合200 Cmls/Amp初级电流密度限制(CMA)的最低数值。

ALG (nH/T²) - 开气隙后的磁芯等效电感量

BAC (高斯) - 磁芯损耗曲线中的交流磁通密度 (0.5 x 峰峰值)

AWG - 初级绕组的导线规格 (如果计算出的线径在两种标准线径之间, 则使用较小线规的导线)

OD PRIMARY INSULATED (mm) - 带绝缘层的初级绕组导线外径

CMA PRIMARY (mils²/Amp) - 初级绕组电流密度。

| | | | | | |
|-----------------|--|--|-------|----------------------|---------------------------------|
| Primary Winding | | | | | |
| NPRIMARY | | | 91 | turns | 初级绕组圈数 |
| BMAX | | | 2712 | Gauss | 磁通密度实际值 (BMAX TARGET <= 3000高斯) |
| BAC | | | 1356 | Gauss | 交流磁通密度 |
| ALG | | | 286 | nH/(T ²) | 带气隙磁芯等效电感量 |
| LG | | | 0.219 | mm | 磁芯气隙长度 |

表 10. LinkSwitch-XT2SR设计表格中的初级绕组部分

绕组结构

• 初级

- AWG = 30
- OD = 0.3mm
- CMA = 417.52Cmls/A

次级绕组圈数, N

AWG - 次级绕组的导线规格 (如果计算出的线径在两种标准线径之间, 则使用较小线规的导线)

OD Secondary INSULATED (mm) - 带绝缘层的次级绕组导线外径

CMA Secondary (mils²/Amp) - 次级绕组电流容量。

| | | | | | |
|-------------------|---|--|---|-------|--------|
| Secondary Winding | | | | | |
| NSECONDARY | 5 | | 5 | turns | 次级绕组圈数 |

表 11. LinkSwitch-XT2SR设计表格中的次级绕组部分

绕组结构

• 次级

- AWG = 24
- OD = 0.57mm
- CMA = 308.8Cmls/A

第四步 – 反复调整变压器的设计并生成相应的变压器设计结果

反复调整设计，确保不显示任何警告。如果有任何参数超出建议值的范围，右边相应的建议列内会给出消除此告警的指导方法。

当所有告警都清除时，得到的变压器设计参数就可用来制作变压器样品或发给供货商制作样品。这是变压器的目标额定初级电感量。

初级电感量公差, $L_{\text{PRIMARY_TOL}}$ (%)

该参数为假设的初级电感量公差。默认值为 $\pm 10\%$ 。但是如果变压器供应商可以提供其制作变压器的电感量精度，则在灰色的单元格内输入相应的信息可以对默认值加以覆盖。

第五步 – 初级钳位电阻、二极管和电容的选择

R2CD钳位配置

R2CD适用于非常关注成本最小化和EMI性能的应用场合。这是低功率电源应用中最常用的钳位电路。图4所示为使用R2CD钳位的电路。在图4的R2CD钳位电路中，钳位二极管 D_{CLAMP} 必须为标准恢复玻璃钝化二极管或者反向恢复时间 $\leq 2\mu\text{s}$ 的快速恢复二极管。使用标准恢复玻璃钝化二极管可从每个开关周期回收部分钳位能量，并有助于提高平均效率。每次当LinkSwitch-XT2SR中的功率MOSFET关断时，二极管就会瞬间导通，来自漏感的能量传输至钳位电容 C_{CLAMP} 。串联路径中的电阻 R_{DAMP} 提供衰减，可防止因漏感与MOSFET开关输出电容 C_{OSS} 之间的谐振而产生的过度振荡。对振荡进行衰减可降低EMI， R_{DAMP} 典型值在 22Ω 到 500Ω 的范围内。电阻 R_{CLAMP} 可泄放存储在电容 C_{CLAMP} 中的能量。使用LinkSwitch-XT2SR系列不同器件的电源，其初级峰值电流、漏感及漏感能量也会有所不同。因此必须针对每个设计优化电容 C_{CLAMP} 以及电阻 R_{CLAMP} 和 R_{DAMP} 。一般而言，建议尽量减小电容 C_{CLAMP} 的值，并尽量增大电阻 R_{CLAMP} 和 R_{DAMP} 的值，同时仍能在最高输入电压和满载下符合 BV_{DSS} 限值。 R_{DAMP} 值应足够大才能在所需的时间内衰减振荡，但也不能过大，因为这样会使漏极电压超过 BV_{DSS} 的80%至90%（取决于降额要求）。请注意，LinkSwitch-XT2SR器件的 BV_{DSS} 为725V。采用Z5U等介质材料的陶瓷电容用作钳位电路中的 C_{CLAMP} 时，可能会产生音频噪声，因此通常使用聚

酯薄膜型电容或以X7R为介质材料、额定电压1kV的1206型陶瓷电容。钳位二极管 D_{CLAMP} 推荐使用S1M，该二极管的反向恢复时间约为 $2\mu\text{s}$ 。

初级钳位电路优化时的设计要点

- 尽量减少漏感，将变压器的每个绕组层完全填满。
- 假设漏感或LLK小于初级电感量(LP)的3%，是计算初级钳位参数的良好起点，但最佳做法是测量变压器样品的漏感。
- 优化R2CD钳位中的缓冲电阻值，以进一步降低功率损耗，并满足以下条件：
 1. EMI性能不会受到影响。
 2. 内部MOSFET (BV_{DSS})具有足够的漏极电压裕量，在最差情况（最大输入电压、最大过载功率或输出短路）下通常设置在 BV_{DSS} 的80%至90%范围内。
- 通过优化反射电压(V_{OR})值，将钳位损耗降至最低。
- 采用正确的布局和变压器结构（例如，在初级缓冲器和绕组之间保持紧密耦合环路，并在每个初级绕组之间缠绕多层胶带），将绕组间电容量降至最低。

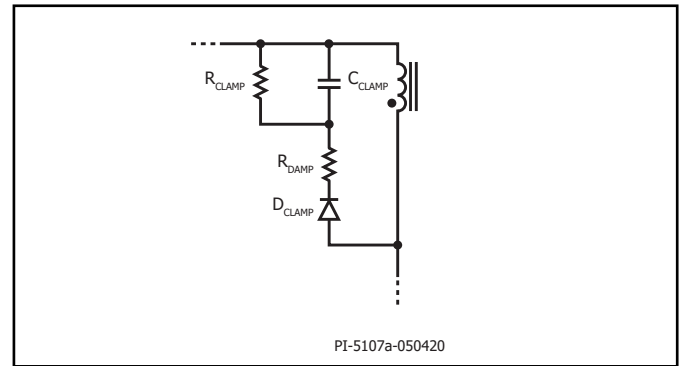


图 4. R2CD钳位电路

- 电阻 R_{DAMP} 必须足够大，以防止由于漏感和MOSFET开关输出电容 C_{OSS} 之间的电感而导致过度振荡。如果由于 R_{DAMP} 不足而导致FWD引脚波

形出现过度振荡，则会出现同步整流驱动提前关断，如图5所示。

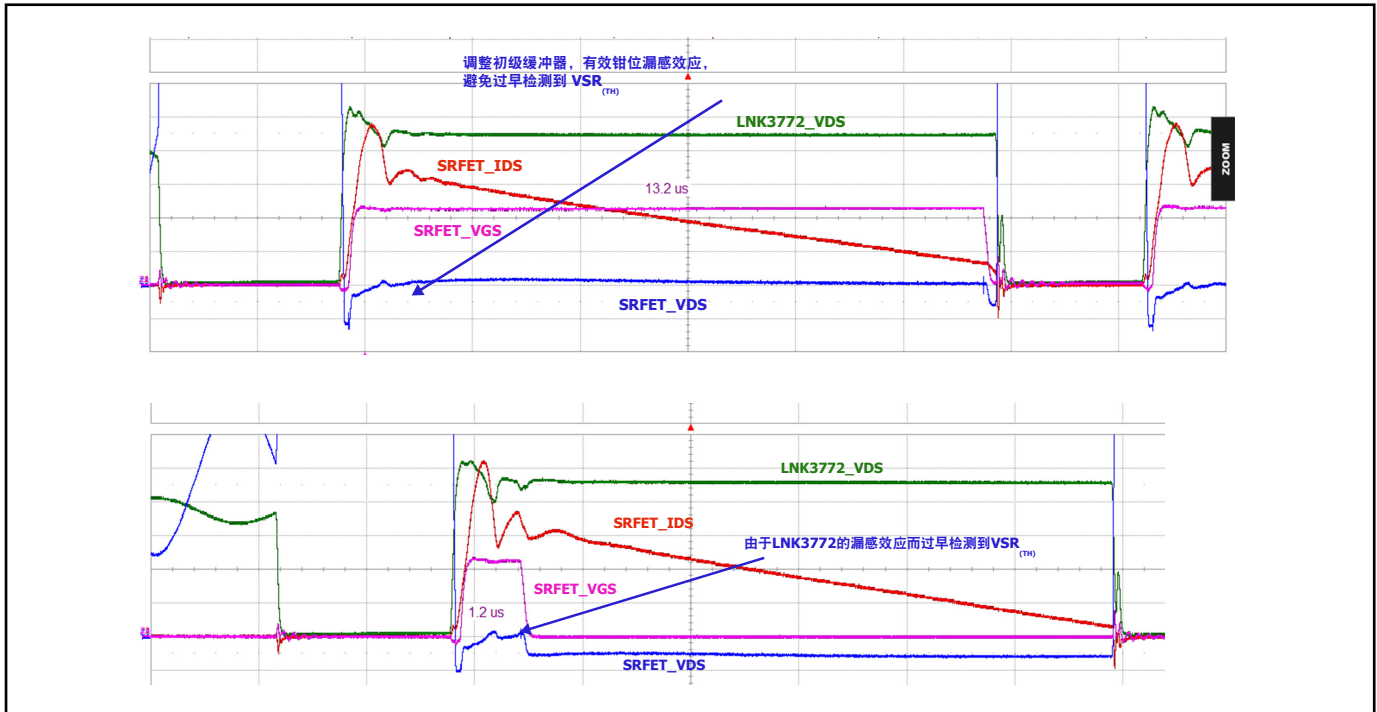


图 5. 取决于 R_{DAMP} 值的SR门极波形 (R_{DAMP} 充足 - 上图, R_{DAMP} 不足 - 下图)

第6步 – 多路输出参数

该部分允许用户选择最多两个次级输出，并有助于为每个输出选择次级整流管、MOSFET或二极管。如果综合输出功率超过 $POUT$ 中的值，设计表格还会发出警告。对于单路输出设计， $VOUT1$ 、 $IOUT1$ 和 $POUT1$ 将是在第1步中录入的主要输出参数。表12所示为设计表格中的多路输出参数。

设计表格还会计算每路次级输出的关键电气参数：输出的圈数， NS

有必要使用功率MOSFET作为主输出整流管，使用二极管作为第二输出整流管。主输出功率应高于其他输出功率。在任何情况下，SR引脚都不应对源极引脚短路。

计算每个输出的次级圈数。 $NS1$ 对应主输出，相当于计算出的或所需的次级圈数。

次级输出电流有效值， $ISRMS$ (A)

- 用于确定每个次级的绕组导线尺寸，并确定输出电容的纹波电流。

次级电流波纹， $ISRIPPLE$ (A)

- 该参数将帮助设计人员为每个输出选择合适的输出滤波电容。

次级整流管最大峰值反向电压， $PIVS$ (V)

- 每个输出都具有该参数，它可以帮助用户为每个整流管选择适当的电压额定值。此外，还提供了有关磁线的其他信息：

次级绕组裸线直径， CMS (Cmils)

次级绕组的导线规格， $AWGS$ (AWG)

次级绕组最小裸线直径， $DIAS$ (mm)

初级绕组最大外径， ODS (mm)

对于每个输出，使用设计表格中提供的峰值反向电压($PIVS$)和输出电流($IOUT$)的值来选择输出整流管电压额定值(VR)。

$VR \geq 1.25 \times PIVS$: 其中， $PIVS$ 来自于设计表格中的电压应力参数部分以及变压器次级设计参数（多路输出）。

$ID \geq 3 \times IOUT$: 其中， ID 为输出整流管的直流电流额定值， $IOUT$ 为平均输出电流。

其选择依赖于温升及峰值负载条件下的占空比。当完成原型样品制作时，如有必要，可以增加电流额定值。同样，对于散热方面的需要也要在原型样品上进行验证。此外，表13列出了一些LinkSwitch-XT2SR电路中适合用作同步整流的MOSFET。LinkSwitch-XT2SR设计表格还会根据上述指南推荐MOSFET和二极管。

| MULTIPLE OUTPUT PARAMETERS | | | | | |
|------------------------------------|-------------|---------|-------------|-------|---------------------------------|
| Output 1 (SRFET) | | | | | |
| VOUT1 | | | 5.00 | V | 输出电压1 |
| IOUT1 | 1.400 | | 1.400 | A | 输出电流1 |
| POUT1 | | | 7.00 | W | 输出功率1 |
| VD1 | 0.10 | | 0.10 | V | 输出1的SRFET正向电压降 |
| NS1 | | | 5 | turns | 输出1的圈数 |
| ISPEAK1 | | | 10.01 | A | 输出1次级电流的瞬时峰值 |
| ISRMS1 | | | 2.621 | A | 输出1次级电流的有效值 |
| ISRIPPLE1 | | | 10.010 | A | 输出1次级电流波形的电流纹波 |
| PIV1 | | | 31.9 | V | 输出1次级SRFET上计算得出的峰值反向电压应力 |
| OUTPUT_RECTIFIER1 | AO4264 | | AO4264 | | 为输出1选定的SRFET |
| VRRM1 | | | 60 | V | 输出1的SRFET的最大重复峰值反向电压 |
| TRR1 | | | 15 | ns | 输出1的SRFET的反向恢复时间 |
| IFM1 | | | 12.00 | A | 输出1的SRFET的最大正向连续电流 |
| PLOSS_SRFET1 | | | 0.512 | W | 输出1的最大SRFET功率损耗 |
| VOUT1_RIPPLE | | | 50 | mV | 输出1的输出电压纹波 |
| ESR_COUT1 | | | 5 | mOhms | 输出1的输出电容的等效串联电阻 |
| IRMS_COUT1 | | | 2.216 | A | 输出1的输出电容电流的有效值 |
| PLOSS_COUT1 | | | 0.025 | W | 输出1的最大输出电容功率损耗 |
| | | | | | |
| Output 2 (Diode) | | | | | |
| VOUT2 | 12.00 | | 12.00 | V | 输出电压2 |
| IOUT2 | 0.420 | | 0.420 | A | 输出电流2 |
| POUT2 | | | 5.04 | W | 输出功率2 |
| VD2 | 0.20 | | 0.20 | V | 输出2二极管的正向电压降 |
| NS2 | | | 12 | turns | 输出2的圈数 |
| ISPEAK2 | | | 4.171 | A | 输出2次级电流的瞬时峰值 |
| ISRMS2 | | | 0.786 | A | 输出2次级电流的有效值 |
| ISRIPPLE2 | | | 4.171 | A | 输出2次级电流波形的电流纹波 |
| PIV2_CALCULATED | | | 83.8 | V | 输出2二极管上计算得出的峰值反向电压应力 |
| OUTPUT_RECTIFIER2 | STPS2H100AY | | STPS2H100AY | | 为输出2选定的二极管 |
| PIV2_RATING | | | 100 | V | 输出2二极管的峰值反向电压额定值 |
| TRR2 | | | 0 | ns | 输出2二极管的反向恢复时间 |
| IFM2 | | | 2.00 | A | 输出2二极管的最大正向连续电流 |
| PLOSS_DIODE2 | | | 0.064 | W | 输出2的最大二极管功率损耗 |
| VOUT2_RIPPLE | | | 120 | mV | 输出2的输出电压纹波 |
| ESR_COUT2 | | | 29 | mOhms | 输出2的输出电容的等效串联电阻 |
| IRMS_COUT2 | | | 0.665 | A | 输出2的输出电容电流的有效值 |
| PLOSS_COUT2 | | | 0.013 | W | 输出2的最大输出电容功率损耗 |
| | | | | | |
| POUT_TOTAL | | Warning | 12.04 | W | 所有输出的总功率超过设计功率。在设计表格的第一部分增加设计功率 |
| NEGATIVE OUTPUT | | | | | |
| 如果存在负输出，请选择输出编号。（例如，如果VO2是负输出，选择2） | | | | | |

表 12. LinkSwitch-XT2SR设计表格中的多路输出参数部分

| 型号 | PIV | I_{DRAIN} | $V_{GS(TH)}$ 最大值 | $V_{GS(TH)}$ 最小值 | C_{ISS} | C_{RSS} | $\frac{C_{RSS}}{C_{ISS}}$ | R_G | $R_{DS(ON)}$ | T_{RR} | 封装 | 生产厂商 |
|---------|-----|-------------|---------------------|---------------------|-----------|-----------|---------------------------|--------------|---------------|----------|-------------------------|-----------------|
| | (V) | (A) | (V) | (V) | (pF) | (pF) | | (Ω) | (m Ω) | (ns) | | |
| AO4260 | 60 | 18.0 | 2.4 | 1.3 | 4940 | 32.0 | 0.65% | 0.9 | 6.3 | 22 | 8-SOIC (0.154"/3.90mm宽) | Alpha and Omega |
| AO4264 | 60 | 12.0 | 2.5 | 1.4 | 2007 | 12.5 | 0.62% | 1.2 | 13.5 | 15 | 8-SOIC (0.154"/3.90mm宽) | Alpha and Omega |
| AON6244 | 60 | 85.0 | 2.5 | 1.5 | 3838 | 14.5 | 0.38% | 1.0 | 6.2 | 17 | 8-PowerSMD, 扁平引线 | Alpha and Omega |
| AON6266 | 60 | 30.0 | 2.5 | 1.5 | 1340 | 10.0 | 0.75% | 1.5 | 19.0 | 17 | 8-PowerSMD, 扁平引线 | Alpha and Omega |
| AON7246 | 60 | 34.5 | 2.5 | 1.5 | 1340 | 10.0 | 0.75% | 1.5 | 19.0 | 16 | 8-PowerVDFN | Alpha and Omega |
| AO4294 | 100 | 11.5 | 2.4 | 1.4 | 2420 | 11.0 | 0.45% | 0.6 | 15.5 | 25 | 8-SOIC (0.154"/3.90mm宽) | Alpha and Omega |
| AON7292 | 100 | 23.0 | 2.6 | 1.6 | 1170 | 8.0 | 0.68% | 0.7 | 32.0 | 24 | 8-WDFN裸焊盘 | Alpha and Omega |
| AO4292 | 100 | 8 | 2.7 | 1.6 | 1190 | 7 | 0.59% | 3 | 33 | 20 | SOIC-8 | Alpha and Omega |
| AO4294 | 100 | 11.5 | 2.4 | 1.4 | 2420 | 11 | 0.45% | 3 | 15.5 | 25 | SOIC-8 | Alpha and Omega |
| AO4296 | 100 | 13.5 | 2.3 | 1.3 | 3130 | 12.5 | 0.40% | 3 | 10.6 | 28 | SOIC-8 | Alpha and Omega |
| AOD294A | 100 | 55 | 2.5 | 1.5 | 2305 | 11.5 | 0.50% | 3 | 15.5 | 30 | TO-252 | Alpha and Omega |
| AOD296A | 100 | 70 | 2.3 | 1.3 | 3130 | 12.5 | 0.40% | 3 | 10.6 | 30 | TO-252 | Alpha and Omega |
| AOD2910 | 100 | 31 | 2.7 | 1.6 | 1190 | 7 | 0.59% | 3 | 33 | 30 | TO-252 | Alpha and Omega |
| AOD2916 | 100 | 25 | 2.7 | 1.6 | 870 | 3.5 | 0.40% | 3 | 43.5 | 20 | TO-252 | Alpha and Omega |
| AOD2544 | 150 | 23.0 | 2.7 | 1.7 | 675 | 4.0 | 0.59% | 2.9 | 66.0 | 37 | TO-252 DPAK | Alpha and Omega |
| AON7254 | 150 | 17.0 | 2.7 | 1.7 | 675 | 4.0 | 0.59% | 2.9 | 66.0 | 37 | 8-WDFN裸焊盘 | Alpha and Omega |

表 13. LinkSwitch-XT2SR电路中适合作为同步整流的低驱MOSFET列表

第7步 – 输出电容的选择

纹波电流额定值

所选输出电容的纹波电流额定值必须大于设计表格中计算出来的IS RIPPLE电流值。

很多电容生产厂商提供了一个系数，该系数表明电容工作温度低于或纹波频率高于其数据手册中的规定值时，其纹波额定电流的增加比例。这样用户可以利用这些信息，确保没有选用过大的电容尺寸，以免增加成

本。可以用两个或两个以上的电容进行并联，使其总的纹波电流额定值等于单个电容纹波额定值之和。

ESR规格

选择低ESR类型，这样输出开关纹波可以接受。开关纹波电压等于峰值次级电流乘以输出电容的ESR。一般来说，选择具有合适纹波电流额定值的电容也会得到可接受的ESR。

电压额定值

选取一个电压额定值，使 $V_{RATED} \geq 1.25 \times V_O$ 。

第8步 – 反馈方式及反馈元件的选择

反馈参数

| FEEDBACK PARAMETERS | | | | | |
|---------------------|-------|--|--------|------|--|
| VFBRATIO | | | 0.80 | | 输出电压反馈优先级比率。例如，比率为0.8意味着VOUT1的反馈优先级为80%。 |
| RUPPER1 | | | 46400 | Ohms | FB引脚上方电阻连接至VOUT1 |
| RUPPER2 | | | 619000 | Ohms | FB引脚上方电阻连接至VOUT2 |
| RLOWER | 24900 | | 24900 | Ohms | FB引脚（下方）电阻 |

表 14. LinkSwitch-XT2SR设计表格的反馈参数部分

内置输出电压反馈电路

FB引脚电压为2.0V，当使用内部内置分压器用于单路输出电压时，FB引脚应与地短路。

对于外部反馈，电阻 R_H 和 R_L 可以选择如下：

$$V_{OUT} = \frac{V_{FB} \times (R_H + R_L)}{R_L}, \text{ 其中 } V_{FB} = 2.0 \text{ V}$$

假设 $R_H = 130\text{k}\Omega$, $R_L = 86.6\text{k}\Omega$, 则 $V_{OUT} = 5\text{V}$ 。

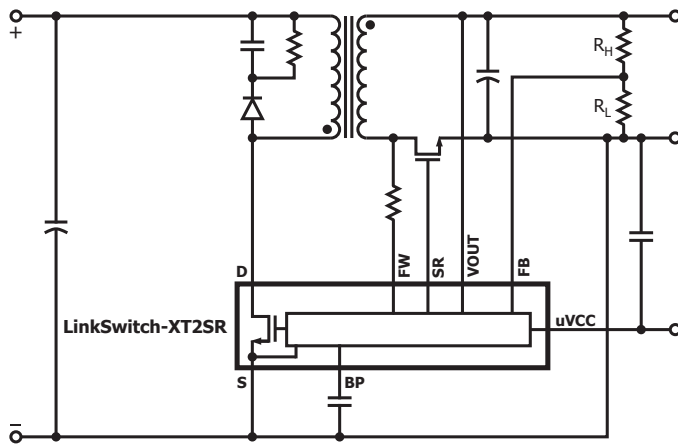


图 6. 外部反馈配置

设计要点

LinkSwitch-XT2SR设计要点之输出功率对照表

数据手册中最大输出功率表（表4）表明了如下假设的条件下可以获得的实际最大连续输出功率：

1. 85VAC输入时，最小DC输入电压为90V或更高，亦或当230VAC输入或115VAC输入并使用倍压整流时，最小DC电压为240V或更高。应使输入电容的值足够大，才能满足AC输入设计的这种要求。
2. 假设效率是80%。
3. 仅恒压输出
4. 使用初级钳位(R2CD)。
5. 器件通过源极引脚焊接到PCB板足够大的铜箔区域上，以使源极引脚温度保持或低于100°C。
6. 敞开式应用的环境温度是50°C，适配器设计的壳体内温度是60°C。

LinkSwitch-XT2SR设计要点之零(<5mW)空载输入功率设计

1. 选择输入电容。
 - a. 选择漏电流最小的输入电容，以尽量降低空载输入功率。
 - b. 输入电容的容量不要过大。过大的输入电容会增加空载输入功率。

2. 优化初级和次级缓冲器。
 - a. 必须对R2CD缓冲器进行优化，以便在不影响EMI性能的情况下尽量减少耗散。
 - b. 初级开关管和同步整流管的最大漏极电压需要在额定击穿电压的80%至90%以内。
3. 优化变压器结构。
 - a. 将漏感降至最低
 - 减少绕组圈数
 - 减少层数
 - 尽量减少绕组的绝缘厚度
 - 保持绕组之间的紧密耦合
 - b. 将绕组电容降至最低
 - Z型绕组可降低绕组电容
 - 分段绕组可降低绕组电容

使用流限状态调节器的开/关控制

LinkSwitch-XT2SR IC的内部时钟始终工作。在每个周期开始时，它会确定适当的电流限流点（图7所示为开/关控制方式）。重负载时，状态机将限流点设置到最高值。负载减轻时，状态机会相应将限流点的设置降低。MOSFET电流在每个使能开关周期渐变到一个固定限值。开关周期在输出满足调整范围时会被关闭。有效开关频率的变化与负载成正比。这样，即使在待机模式下，效率在整个负载范围内也几乎保持恒定。而且多级MOSFET限流点可有效消除音频噪声。开/关控制方式的响应时间速度快，因此无需环路补偿就能提供精确的调整和出色的动态响应。

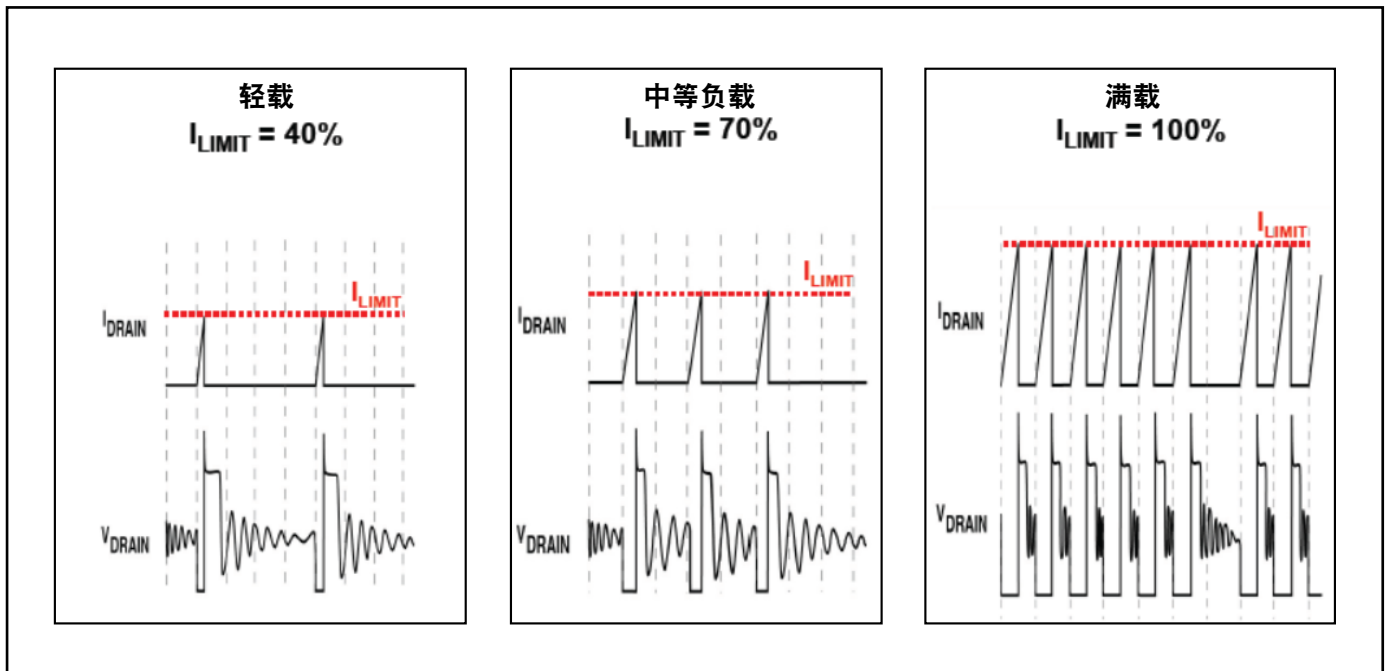


图 7. 开/关控制方式

LinkSwitch-XT2SR PCB布局注意事项

参见图9和11了解LinkSwitch-XT2SR器件的推荐电路板布局。

单点接地

在输入滤波电容与连接源极引脚的铜箔区域使用单点接地方式。

旁路电容CBP

旁路引脚电容应放置在距离旁路引脚和源极引脚最近的地方。

初级环路面积

由输入滤波电容、变压器初级及LinkSwitch-XT2SR IC构成的初级环路面积应尽可能小。

初级钳位电路

钳位电路用于限制开关在关断时漏极引脚的峰值电压。这可以通过使用R2CD钳位来实现。为改善EMI，从钳位元件至变压器及LinkSwitch-XT2SR IC的电路路径应始终保证最小。

散热注意事项

LinkSwitch-XT2SR IC之下的铜箔区域不仅仅是一个接地点，同时还起到散热片的作用。因为它连接到电位稳定的源极节点，可以将这个区域的面积扩大以使LinkSwitch-XT2SR IC实现良好的散热。这同样适用于SR FET的源极。

反馈信号

大电流、高电压的漏极及钳位电路的铺铜走线应远离反馈信号走线，以避免反馈信号受噪声干扰。

输出整流管

为达到最佳性能，由次级绕组、同步整流管及输出滤波电容所组成的环路区域面积应最小。此外，与同步整流管源极连接的铜箔区域应足够大，以便用来散热。

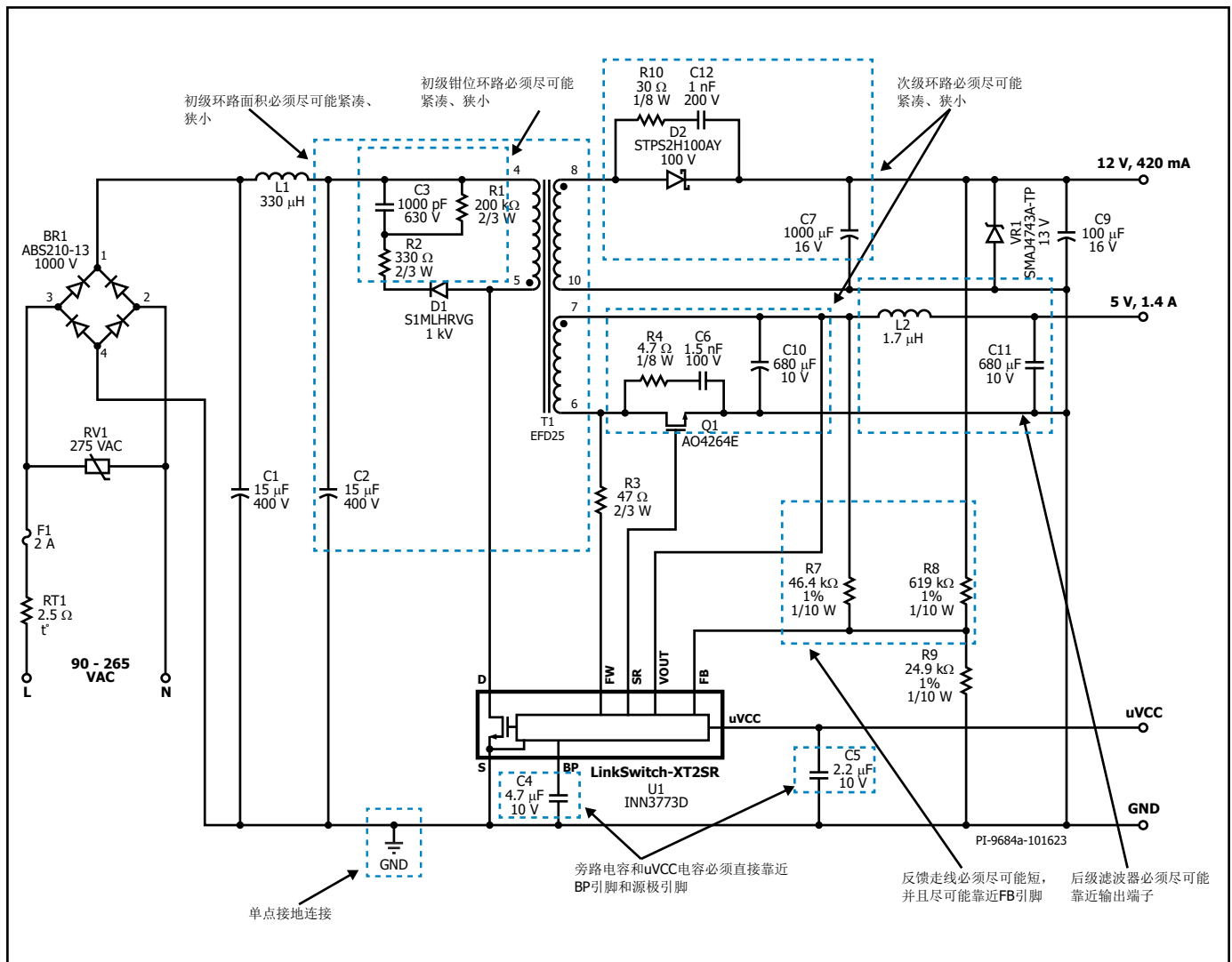


图 8. 显示关键环路区域和关键元件位置的LinkSwitch-XT2SR设计的典型电路原理图

布板示例

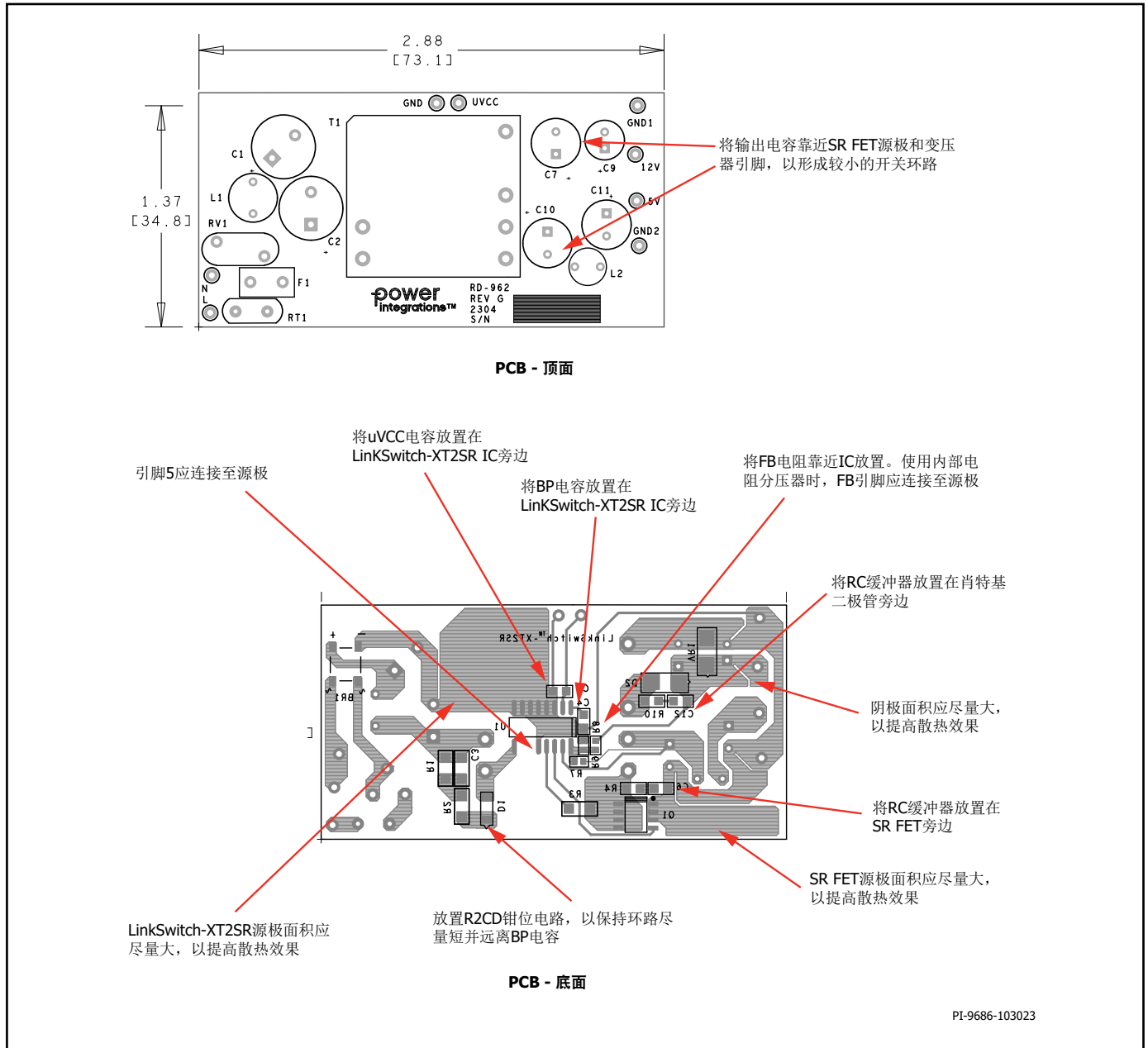


图 9. 采用LinkSwitch-XT2SR的反激式变换器设计的推荐PCB布局

快速设计校验

对于任何使用LinkSwitch-XT2SR的电源设计，都应经过全面测试以确保在最差条件下元件的规格没有超过规定范围。建议至少进行如下测试：

1. 最大漏极电压 – 校验在最高输入电压和峰值（过载）输出功率时 V_{DS} 没有超过 BV_{DSS} 的90%。给 BV_{DSS} 规格增加10%的裕量，使得在设计变更时留有一定的设计裕量。
2. 最大漏极电流 – 在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，检查漏极电流波形以确定变压器是否出现饱和，另外也要检测电源开启时是否出现过高的前沿导通电流尖峰。在稳态工作下重复以上操作，校验前沿电流尖峰在 $t_{LEB(MIN)}$ 结束时低于 $I_{LIMIT(MIN)}$ 。在任何条件下，最大漏极电流应低于规定的绝对最大额定值。
3. 温升检查 – 在规定的最大输出功率、最小输入电压及最高环境温度情况下，确认LinkSwitch-XT2SR IC、变压器、输出二极管及输出电容的温度没有超标。应有足够的温度裕量以保证LinkSwitch-XT2SR IC不会因为元件与元件间 $R_{DS(ON)}$ 的差异而引起过热问题出现，参见数据手册中关于 $R_{DS(ON)}$ 的说明。建议在低压输入及最大输出功率的情况下，LinkSwitch-XT2SR IC源极引脚的最高温度不高于100°C，这样就可以适应上述参数的变化。

设计工具

有关设计工具的最新信息，请浏览Power Integrations的网站：
www.power.com

附录A – 应用范例，DER-998

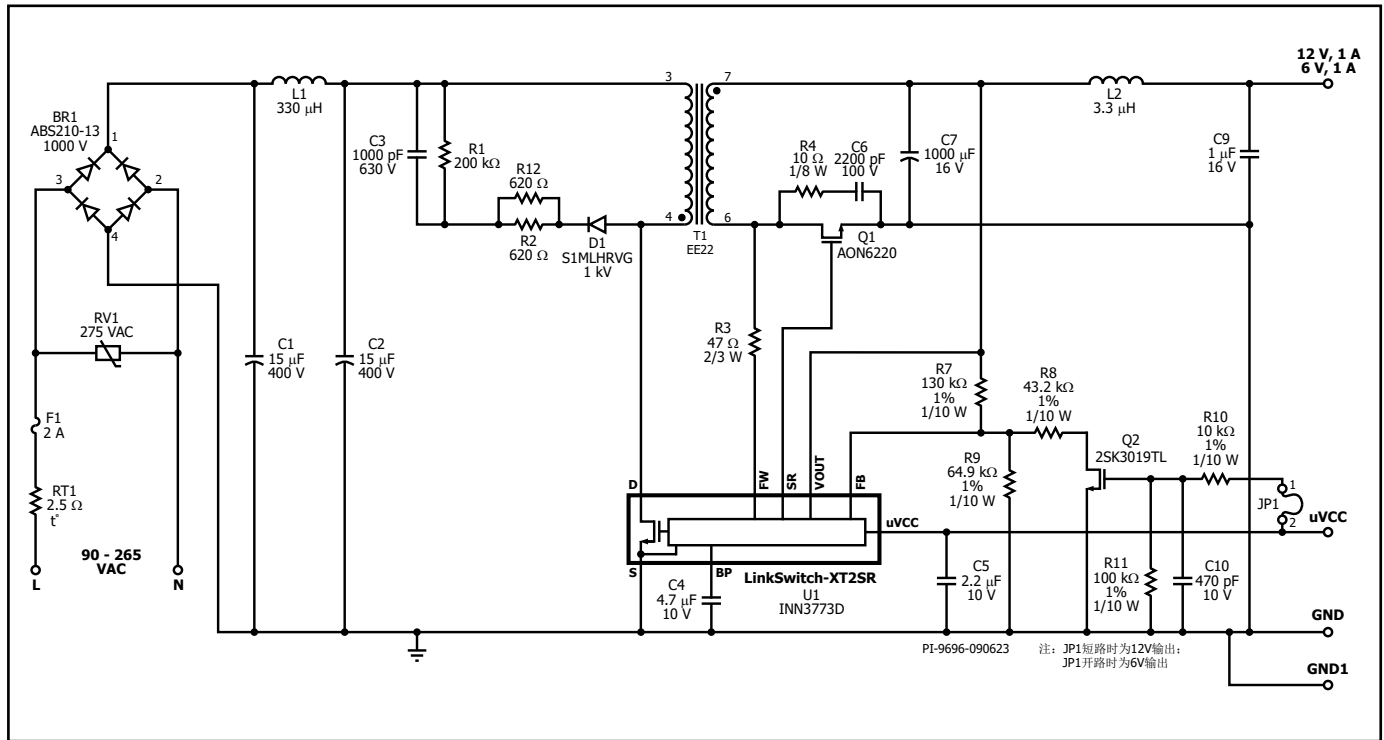


图 10. 选择性输出电压单路输出（6V或12V、1A）电源电路原理图

可变选择性输出电压6V/12V、1A (12W)设计

图10所示为一款使用LNK3773D的非隔离通用输入、可选择输出电压6V或12V $\pm 5\%$ 、输出电流1 A的电源的典型电路原理图。该电路实现了零瓦待机功耗且外部反馈配合小信号MOS管可设定输出电压。通过在待机期间选择6V，可以最大限度地减少待机期间的功率损耗。拥有EcoSmart特性的LinkSwitch-XT2SR产品系列使得产品设计轻松满足所有目前及提议中的节能标准，包括加州节能委员会(CEC)对产品平均工作效率所制定的强制性法规。

AC输入由桥式整流管BR1进行整流并由大电容C1及C2进行滤波。电阻RF1是防火、可熔断、绕线式电阻，起到保险丝及浪涌电流限制器的功能。同时它也连同C1、C2及L1构成的滤波器对差模噪声进行衰减。使用

这一简单的输入级电路加上LinkSwitch-XT2SR IC的频率调制，可使设计以 $\geq 10\text{dBV}$ 的裕量满足两个传导EMI限值。经整流及滤波的输入电压施加在T1的初级绕组上。初级的另一侧由集成在U1内的功率MOSFET驱动。R2CD钳位电路由R1、R2、R12、C3和D1组成，用于对漏感引起的漏极电压尖峰提供足够的钳位。反激变压器T1的次级由Q1 SR FET进行整流，并由低ESR电容C7进行滤波。输出电压通过电阻分压器R7、R8、R9和Q2进行检测。输出电压稳定时，反馈引脚的电压为2V。当JP1跳线开路且对Q2门极施加逻辑低电平信号时，R7和R9组成的分压器网络确定输出电压为6V。当JP1跳线短路且对Q2门极施加逻辑高电平信号时，并联的R8和R9的有效电阻将与R7组成分压器网络，决定输出电压为12V。LinkSwitch-XT2SR IC完全由漏极引脚自供电，只需将一个小陶瓷电容C4连接到旁路引脚。

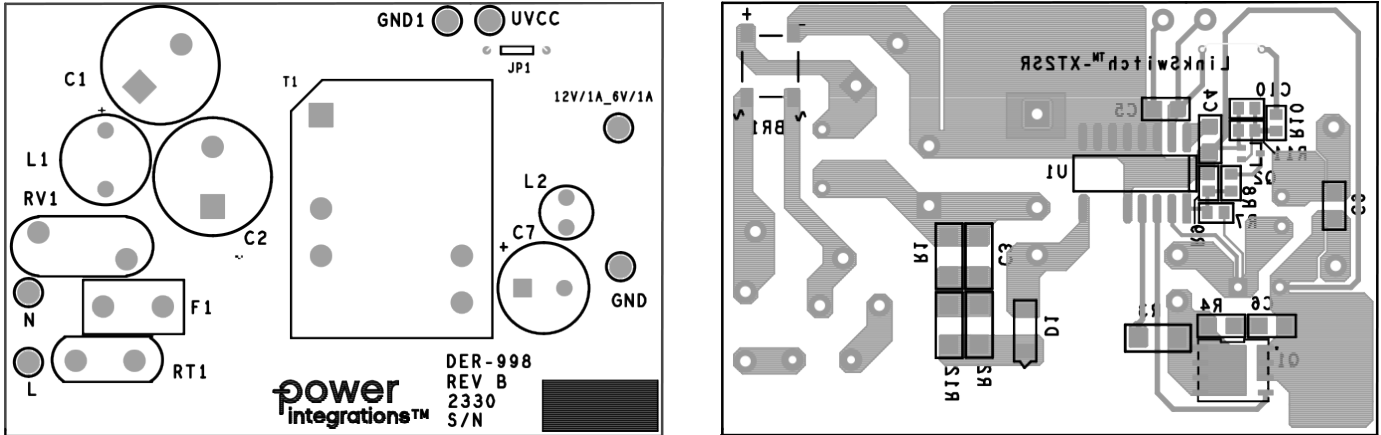


图 11. DER-998的布局：左为顶面，右为底面

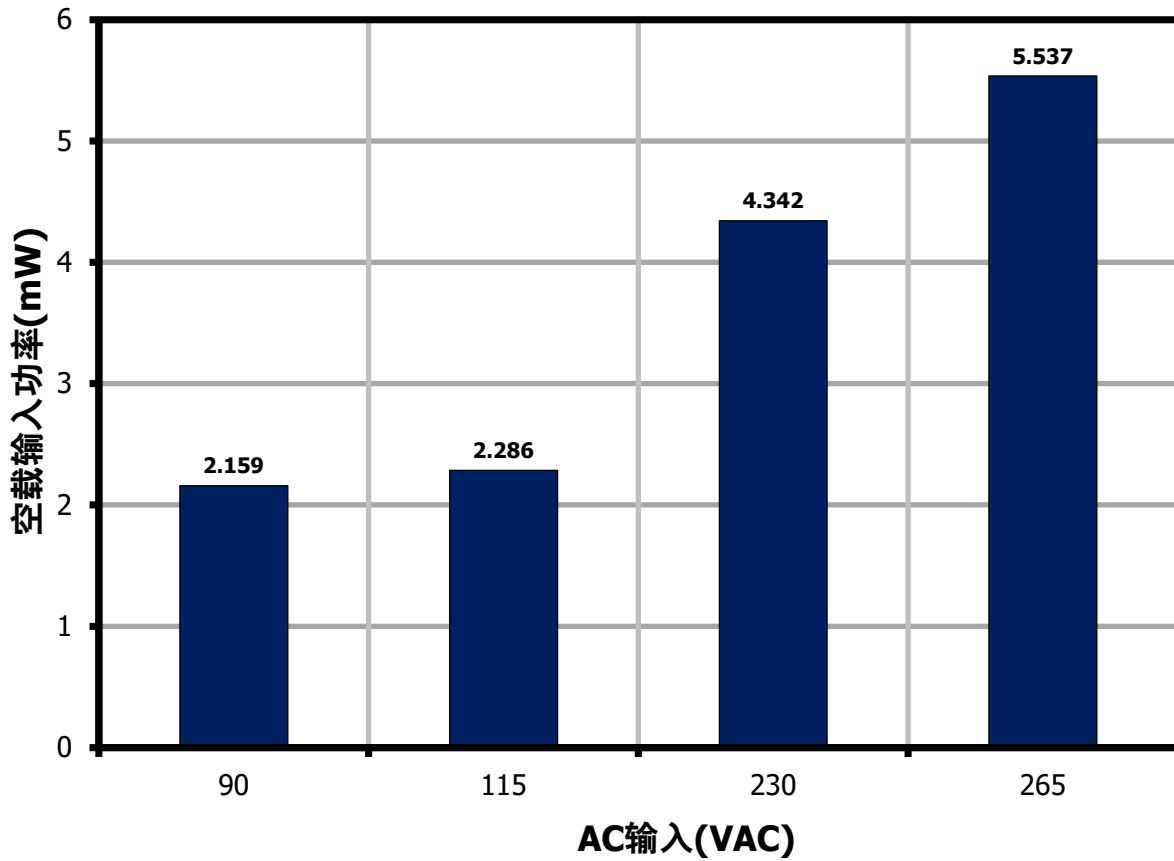


图 12. 6V输出时的空载输入功率

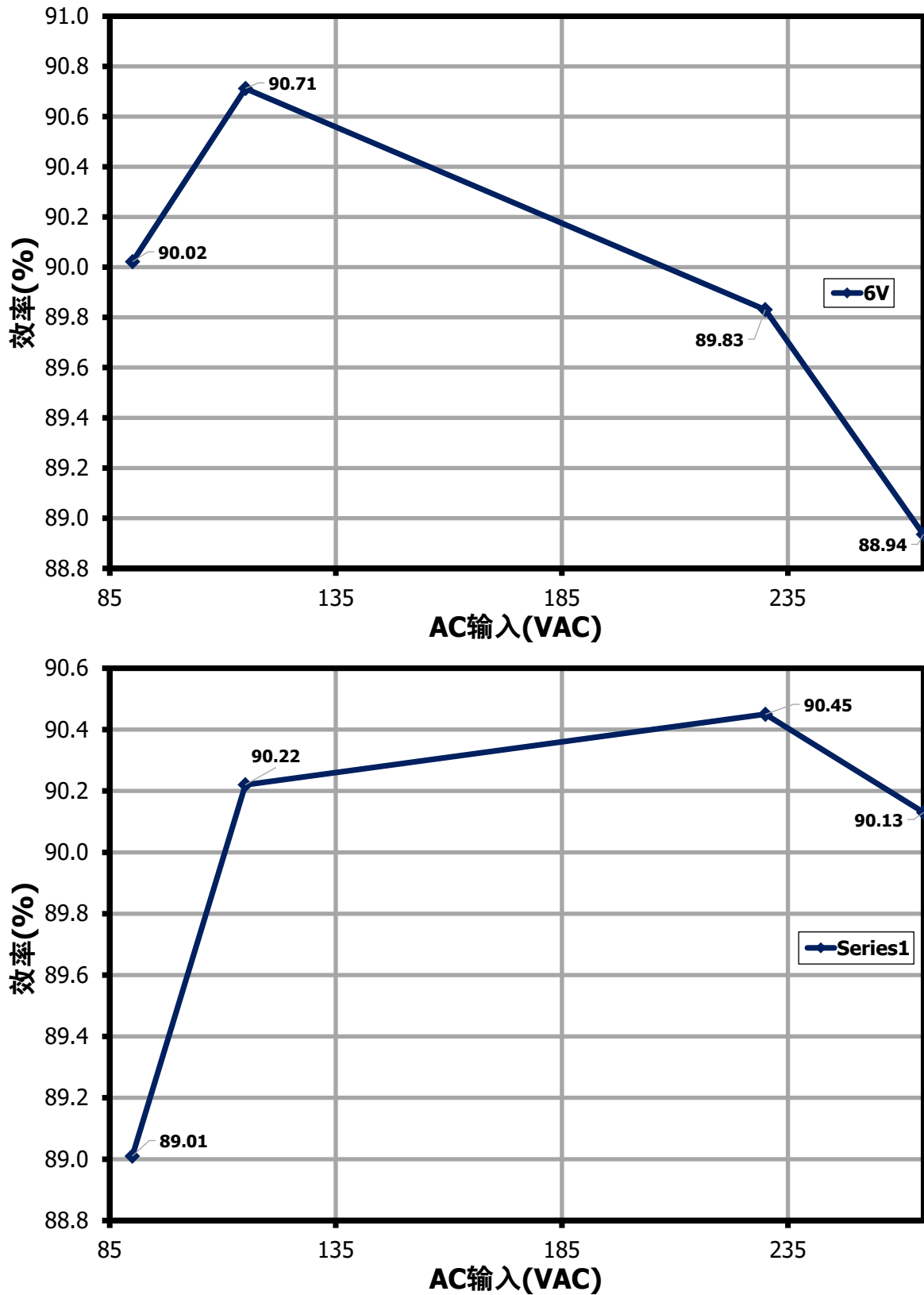


图 13. 6V (上图) 输出和12V (下图) 输出时的满载效率

输出电压调整率

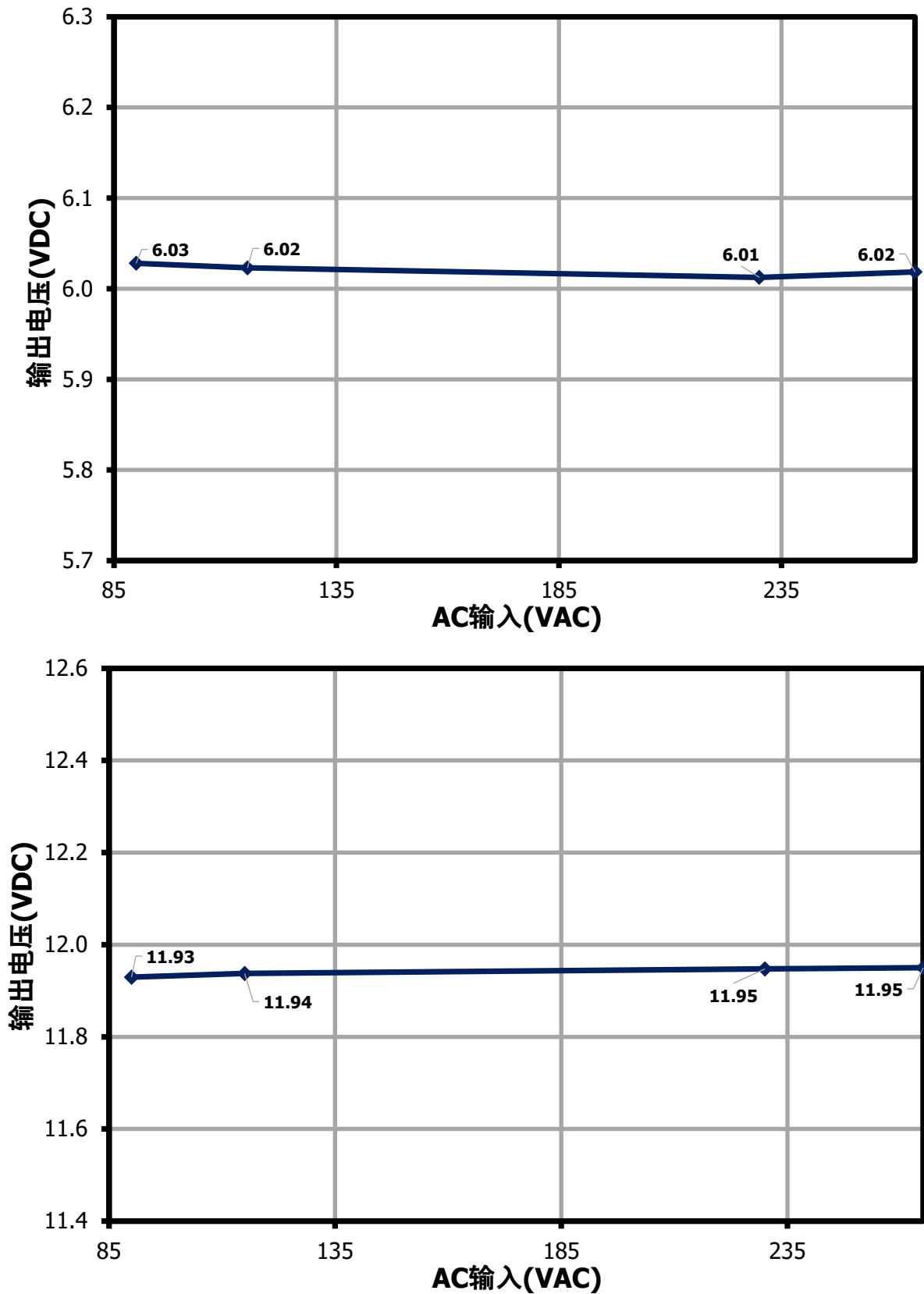


图 14. 6V (上图) 输出和12V (下图) 输出时的输出电压调整

| 修订版本 | 注释 | 日期 |
|------|-------|-------|
| A | 初始版本。 | 11/23 |

有关最新产品信息，请访问：www.power.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at www.power.com/ip.htm.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

Power Integrations, the Power Integrations logo, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperLCS, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3 and SCALE-iDriver, are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2023, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA
Main: +1-408-414-9200
Customer Service:
Worldwide: +1-65-635-64480
Americas: +1-408-414-9621
e-mail: usasales@power.com

中国（上海）

徐汇区漕溪北路88号圣爱广场
1601-1603室
上海|中国, 200030
电话: +86-21-6354-6323
电子邮箱: chinasales@power.com

中国（深圳）

南山区科技南八路二号豪威科技大厦
17层
深圳|中国, 518057
电话: +86-755-8672-8689
电子邮箱: chinasales@power.com

德国

（AC-DC/LED/电机控制销售）
Einsteinring 24
85609 Dornach/Aschheim
Germany
Tel: +49-89-5527-39100
e-mail: eurosales@power.com

德国（门极驱动器销售）

HellwegForum 3
59469 Ense
Germany
Tel: +49-2938-64-39990
e-mail: igbt-driver.sales@power.com

印度

#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
e-mail: indiasales@power.com

意大利

Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI) Italy
Phone: +39-024-550-8701
e-mail: eurosales@power.com

日本

Yusen Shin-Yokohama 1-chome Bldg.
1-7-9, Shin-Yokohama, Kohoku-ku
Yokohama-shi,
Kanagawa 222-0033 Japan
Phone: +81-45-471-1021
e-mail: japansales@power.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
e-mail: koreasales@power.com

新加坡

51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
e-mail: singaporesales@power.com

台湾地区

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
e-mail: taiwansales@power.com

英国

Building 5, Suite 21
The Westbrook Centre
Milton Road
Cambridge
CB4 1YG
Phone: +44 (0) 7823-557484
e-mail: eurosales@power.com